

536719
27 MAY 2005

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004年6月17日 (17.06.2004)

PCT

(10) 国際公開番号
WO 2004/051648 A1

(51) 国際特許分類:
17/00, 17/02, 17/06, 21/00

G11B 20/10, H03H

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 越智 浩隆
(OCHI,Hirotaka) [JP/JP]; 〒793-0041 愛媛県 西条市
神拝甲577-1-105 Ehime (JP).

(21) 国際出願番号:

PCT/JP2003/015378

(74) 代理人: 森本 義弘 (MORIMOTO,Yoshihiro); 〒550-
0005 大阪府 大阪市西区 西本町1丁目10番10号
西本町全日空ビル4階 Osaka (JP).

(22) 国際出願日: 2003年12月2日 (02.12.2003)

日本語

(81) 指定国 (国内): CN, JP, KR, US.
添付公開書類:
— 国際調査報告書

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

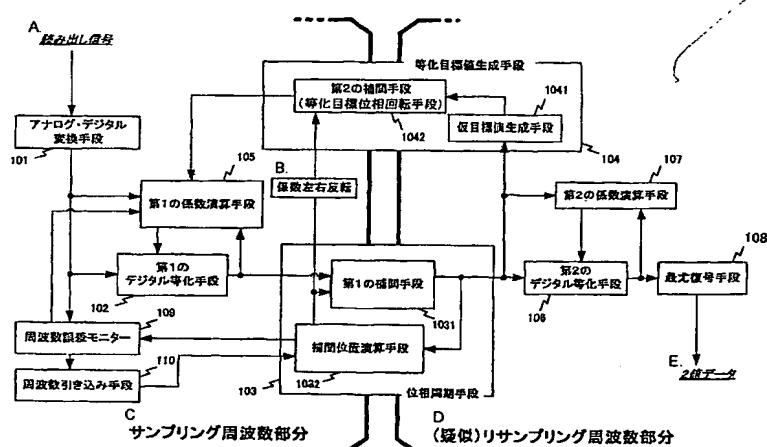
特願2002-349683 2002年12月2日 (02.12.2002) JP

(71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府 門真市 大字門真 1006 番地 Osaka (JP).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドノート」を参照。

(54) Title: ADAPTIVE EQUALIZATION CIRCUIT AND ADAPTIVE EQUALIZATION METHOD

(54) 発明の名称: 適応等化回路及び適応等化方法



- A...READ OUT SIGNAL
- 101...ANALOG-DIGITAL CONVERSION MEANS
- 105...FIRST COEFFICIENT CALCULATION MEANS
- 102...FIRST DIGITAL EQUALIZATION MEANS
- 109...FREQUENCY ERROR MONITOR
- 110...FREQUENCY LEAD-IN MEANS
- 104...EQUALIZATION TARGET VALUE GENERATION MEANS
- 1042...SECOND INTERPOLATION MEANS (EQUALIZATION TARGET PHASE ROTATION MEANS)
- 1041...TEMPORARY TARGET VALUE GENERATION MEANS
- B...COEFFICIENT RIGHT/LEFT INVERSION
- 1031...FIRST INTERPOLATION MEANS
- 1032...INTERPOLATION POSITION CALCULATION MEANS
- C...SAMPLING FREQUENCY PORTION
- D...(PSEUDO) RE-SAMPLING FREQUENCY PORTION
- 107...SECOND COEFFICIENT CALCULATION MEANS
- 106...SECOND DIGITAL EQUALIZATION MEANS
- 108...MOST LIKELIHOOD DECODING MEANS
- E...BINARY DATA

(57) Abstract: There are provided an adaptive equalization circuit and an adaptive equalization method capable of performing a preferable signal processing of high calculation accuracy with a small size and improving the reproduction signal quality and a play ability for an abnormal signal. An equalization target value (true target value) is calculated in the sampling frequency portion by equalization target value generation means (104) from the signal in the re-sampling frequency portion after phase synchronization. By using this equalization target value and an I/O signal of head digital equalization means (102), a tap coefficient of the head digital equalization means (102) is adaptively calculated.

(57) 要約: 規模が小さく、演算精度が良好な信号処理を行うことができ、再生信号品質の向上及び異常信号に対してのプレイアビリティを向上することが可能な適応等化回路及び適応等化方法を提供する。本発明は位相同期した後のリサンプリング周波数部分での信号から、等化目標値生成手段 104 でサンプリング周波数部分での等化目標値 (真目標値) をもとめて、この等化目標値と、前置デジタル等化手段 102 の入出力信号から、前置デジタル等化手段 102 のタップ係数を適応的に演算する。

WO 2004/051648 A1

明 細 書

適応等化回路及び適応等化方法

5 技術分野

本発明は、適応等化に関するものであり、前等化を適応化することにより、再生デジタルデータ品質、PLL (Phase Locked Loop) の追従性能が改善され、特に再生データの周波数が変化する場合に効果的な等化を実現できる等の特徴を有するものである。

10 背景の技術

近年、扱う情報量の増大に伴い磁気記録再生装置または光記録再生装置の記憶容量が急速に増大し、このため記録密度を上げる必要がある。記録密度の増加はデータ品質の悪化を招き、信頼性の確保を行うため、最近ではPRML (Partial Response Maximum Likelihood) 信号処理方式と呼ばれる方式が採用されている。この方式は高密度記録再生波形に対しても高い再生性能を有している。PRML信号処理方式とは、線記録方向の記録密度の増大に伴い、信号の高域成分の振幅が劣化し、信号雑音比が増大する再生系において、意図的に波形干渉を付加することにより、再生信号に高域成分を必要とせず、かつ前記波形干渉を考慮した確率計算により最も確からしい系列を復調する最尤復号法 (Maximum Likelihood decoding method) を併用することにより、再生データのエラーレートを向上させる方式である。

PRML信号処理方式のPRは意図的に波形干渉を付加する処理を行ふもので、システムのPRの型に合うようにフィルタリングす

る処理である。PRの型への等化（フィルタリング）で良く用いられている構成はアナログフィルタで前等化した後、後置デジタル適応フィルタでさらに調整するという構成である。しかしながら、記録媒体のばらつきなどによって、アナログフィルタでのPRへの等化がずれことがある。後置デジタル適応フィルタは適応的に等化することによって、前等化の等化ずれによる影響を減少させる。

PRML信号処理方式のMLは最尤復号で、復号器入力信号系列の間に相関性がある時に特性改善が得られ、最も確からしいデータを復号するものである。PRMLでは、PRによって、復号器入力信号系列の間に相関性があるので改善される。上記のMLは同期回路であるので、再生信号に同期したクロック信号が必要である。しかし、例えばディスク装置の再生信号は、スピンドルモーターの回転のむら等によって、周波数は若干変化する。この変化に追従するために、PLL（Phase Locked Loop；位相同期ループ）と呼ばれる回路が必要となる。

これらPRML信号処理方式と、PLLを用いたシステムで、最近実用化されてきたものに、補間を用いたデジタルPLLを用いたシステムがある。この方式を用いるとアナログ部品を減少することができる。また、アナログ・デジタル変換器がPLLのループには入っていないので、アナログ・デジタル変換器とPLLの間に前置フィルタを挿入してもPLLのループディレイは増加せず性能の改善が成される。PLLのアナログ部品も無くなり、システムはほぼ完全にデジタル回路のみで構成することができアナログ回路のばらつきの問題は解消される。（例えば、JP10-27435Aの第4頁～第7頁、図1参照）

上記デジタルPLLを用いたシステムでは前置フィルタはデジタルフィルタで構成されているので、その係数を設定することでデジタルフィルタの特性を自由に変更できる。そのため、前等化の時点で再生信号を望みの周波数特性にすることができ、PLLの前段で
5 PLLの性能が最も得られる周波数特性を実現できる。

この前置フィルタの適応化を実現する構成例を図8に示す。適応化は次の様に行う。補間を用いたデジタルPLLは図8において位相同期手段103である。この位相同期手段103で、前置フィルタである第1のデジタル等化手段102の入出力信号を両方リサンプリングし位相同期する。第1のデジタル等化手段102の出力信号は第1の補間手段1031でリサンプリングされ、第1のデジタル等化手段102の入力信号は「遅延」を通った後、A/D変換情報補間手段801でリサンプリングされる。これらリサンプリングされた第1のデジタル等化手段102の入出力信号を用いて、第1
10 のデジタル等化手段102のタップ係数を仮係数演算手段802で演算する。ここで、第1のデジタル等化手段102と、仮係数演算手段802は異なる周波数、例えば周波数Aと周波数Bで動作する演算手段なので、仮係数演算手段802で得られたタップ係数は、周波数を変換するレート変換器803を通して、第1のデジタル等
15 化手段102に帰還している。このレート変換器803を用いることで前置フィルタの適応制御が可能となった。（例えば、JP2001
20 -184795Aの第6頁～第9頁、図1参照）

しかしながら、上記システムはアナログ・デジタル変換器のサンプリング周波数と、PLLのリサンプリング周波数の差が大きいと、
25 タップ係数のレート変換を行うレート変換器803の負担が大きく、

性能を保つためにはレート変換器 803 内部に高次の補間が必要となり、回路規模を大きくしなければならない。

例えば、線記録密度一定でデータを記録されたディスク媒体からデータを読み出す時に、CAV (Constant Angular Velocity) 方式で読み出す場合には、ディスク媒体の内周と外周では、読み出されるデータの周波数が大きく異なる。ところが、前述したデジタル PLL を用いたシステムではアナログ・デジタル変換器のサンプリング周波数は、ほぼ一定の周波数である。デジタル PLL はデータの周波数と同期するようにリサンプリングを行う。この例の場合、アナログ・デジタル変換器のサンプリング周波数と、PLL のリサンプリング周波数の比は 2 倍以上変動するので、レート変換器 803 は、この変動に耐えうる性能を要求されるという問題があった。

また、このシステムでは、アナログ・デジタル変換器のサンプリング周波数は、PLL のリサンプリング周波数より高い周波数である。デジタル信号処理では、高い周波数で演算を行うほど演算の精度が向上するが、上記システムは低い周波数、すなわちリサンプリングした後の信号で前置フィルタのタップ係数演算を行っているので、演算精度の向上が得られない問題があった。

20 発明の開示

前記課題を解決するために、本発明の適応等化回路は、記録媒体から読み出された信号を標本化するアナログ・デジタル変換手段と、前記アナログ・デジタル変換手段の出力であるアナログ・デジタル変換情報に波形等化を行う第 1 のデジタル等化手段と、前記第 1 のデジタル等化手段により等化された信号に位相同期を行う位相同期

手段と、前記位相同期手段により位相同期された信号から、前記第1のデジタル等化手段の等化目標値を生成する等化目標値生成手段と、前記アナログ・デジタル変換情報、前記第1のデジタル等化手段により等化された信号、前記等化目標値から前記第1のデジタル等化手段のタップ係数を演算する第1の係数演算手段を備えることを特徴とし、リサンプリングする前の周波数（アナログ・デジタル変換器のサンプリング周波数）でタップ係数を演算するのでレート変換器は不要であり、リサンプリングした後の周波数よりも高い周波数で演算しているので演算精度の向上が得られ、しかもハード化する場合に回路規模の減少が可能である。

本発明の第1の発明は、記録媒体から読み出された信号を標本化するアナログ・デジタル変換手段と、前記アナログ・デジタル変換手段の出力の波形等化を行う第1のデジタル等化手段と、前記第1のデジタル等化手段により等化された信号に位相同期を行う位相同期手段と、前記位相同期手段により位相同期された信号から前記第1のデジタル等化手段の等化目標値を生成する等化目標値生成手段と、前記アナログ・デジタル変換手段の出力と前記第1のデジタル等化手段により等化された信号と前記等化目標値とから前記第1のデジタル等化手段のタップ係数を演算する第1の係数演算手段を備えることを特徴とする適応等化回路であり、リサンプリングする前の周波数でタップ係数を演算するのでレート変換器は不要であり、リサンプリングした後の周波数よりも高い周波数で演算しているので演算精度の向上が得られ、しかもハード化する場合に回路規模の減少を実現しうるものである。

25 本発明の前記の第1の発明の適応等化回路によれば、タップ係数

のレート変換が必要ないためアナログ・デジタル変換器のサンプリング周波数と、PLLのリサンプリング周波数の差が変動しても規模が小さく、リサンプリング周波数よりも高い周波数で信号処理でできるため帯域を活かした等化手段の適応制御を行うことができ、再5 生信号品質の向上、及び異常信号に対してのプレイアビリティを向上することが可能である。

第2の発明は、前記等化目標値生成手段が、前記位相同期された信号の等化目標値である仮目標値を生成する仮目標値生成手段と、前記仮目標値から前記位相同期手段による位相同期を行う前の等化10 目標値である真目標値を生成する等化目標位相回転手段を備えることを特徴とする第1の発明に記載の適応等化回路であり、等化目標位相回転手段が仮目標値の位相を回転させるだけで等化目標値を容易に生成できる。

また、前記第2の発明に記載の適応等化回路によれば、位相同期15 した後の信号で等化目標値を求めるので信頼性が高く、その後すぐ位相同期する前の周波数に変換し演算するので、信号処理できるため帯域を活かした等化手段の適応制御を行うことができる。

第3の発明は、前記第1のデジタル等化手段は、タップ係数が対称型のFIRフィルタであることを特徴とする前記第1、2の発明20 に記載の適応等化回路であり、前記第1のデジタル等化手段で位相の制御を行わないことにより、位相同期のループと適応等化のループの競合を防ぐことができる。

また、前記第3の発明に記載の適応等化回路によれば、等化を行うFIRフィルタのタップ係数を左右対称型とすることで、規模を25 小さくでき、位相同期との位相制御の競合を防ぐことが可能となる。

第4の発明は、前記位相同期手段により位相同期された信号を入力し、適応等化を行う第2のデジタル等化手段を備え、前記位相同期手段により位相同期された信号と前記第2のデジタル等化手段により等化された信号とから前記第2のデジタル等化手段のタップ係数を演算する第2の係数演算手段を備えることを特徴とする第1の発明に記載の適応等化回路であり、前置、後置の両等化手段を持つことによって、より再生信号品質の向上できる。

また、前記第4の発明に記載の適応等化回路によれば、位相同期の後、後置のデジタル適応等化を行うことにより、更なる等化の調整をすることができ、再生信号品質の向上がなされる。

第5の発明は、前記第2のデジタル等化手段は、タップ係数が非対称型のFIRフィルタであることを特徴とする第4の発明に記載の適応等化回路であり、前記第2のデジタル等化手段で位相も制御することにより、再生信号が群遅延特性がフラットでない伝送路を通過していたとしても補正できる。

また、前記第5の発明に記載の適応等化回路によれば、位相同期の後、後置のデジタル適応等化を行うFIRフィルタのタップ係数を左右非対称型とすることによって、群遅延特性の補正をも行うことができ再生信号品質の向上がなされる。

第6の発明は、前記位相同期手段は、前記第1のデジタル等化手段により等化された信号を補間する第1の補間手段と、前記第1の補間手段の出力から、前記第1の補間手段の補間位置を演算する補間位置演算手段を備える位相同期ループであって、前記等化目標位相回転手段は、前記仮目標値を補間にし前記真目標値を得る第2の補間手段であって、前記第2の補間手段の補間位置は前記補間位置演

算手段により演算されることを特徴とする第2の発明に記載の適応等化回路であり、前記等化目標位相回転手段は、前記仮目標値を補間し前記真目標値を得る第2の補間手段であって、前記第2の補間手段の補間位置は前記補間位置演算手段、または同一の機能を持った第2の補間位置演算手段により演算されることを特徴とし、第1のデジタル等化手段により等化された信号の位相がスライドした信号、仮目標値の位相がスライドした信号の両者を補間を用いることによって容易に求められる。

また、前記第6の発明に記載の適応等化回路によれば、位相同期は補間により成し、等化目標値の位相変換も同様に補間により成し、これら二つの補間を同一の、または同一の機能を持った補間位置演算手段による制御で行うことによって、規模の削減、実現の容易化がなされる。

第7の発明は、前記第1の補間手段と、第2の補間手段はFIRフィルタであって、前記補間位置演算手段は補間位置の情報としてタップ係数を出力し、 n をタップ数とした時の個々のタップ係数をCOE(n)とすれば、前記第1の補間手段に供給するタップ係数 h_1 は、

$h_1 = \{ COE(1) COE(2) COE(3), \dots, COE(n) \}$
と表され、

前期第2の補間手段のタップ数が前期第1の補間手段のタップ数と同じ場合に、第2の補間手段に供給するタップ係数 h_2 は、下記のように前記 h_1 を左右逆転した関係となる

$h_2 = \{ COE(n) COE(n-1) COE(n-2), \dots, COE(1) \}$ あるいは、この係数 h_2 を遅延させたものを入力し、

前記第2の補間手段のタップ数が前記第1の補間手段のタップ数と違う場合には、mをタップ数とすれば、前記h1と同等の位相特性を持つ係数であるh3は、

$$h3 = \{ COE(1) COE(2) COE(3) \dots COE(m) \}$$

5 と表される係数を用意し、前記第2の補間手段に供給するタップ係数h4は、前記h3を左右逆転した係数であるh4は、

$$h4 = \{ COE(m) COE(m-1) COE(m-2) \dots COE(1) \}$$

あるいは、この係数h4を遅延させたものを入力することを特徴とする第6の発明に記載の適応等化回路であり、他に特

10 別な手段を設けずタップ係数の反転だけで、第1のデジタル等化手段により等化された信号と仮目標値の両信号の補間を行うことができる。

また、前記第7の発明に記載の適応等化回路によれば、前記2つの補間手段をFIRフィルタとし、補間位置演算手段は補間位置の15 情報としてタップ係数を出力するとした場合に、両補間フィルタの係数を前記数式のようにすることで、規模の削減、実現の容易化がなされる。

第8の発明は、前記位相同期手段で行う位相同期がアンロック状態であっても前記第1の係数演算手段は演算されたタップ係数を第20 第1のデジタル等化手段に供給し、適応等化を行うことを特徴とする第3の発明に記載の適応等化回路であり、第1のデジタル等化手段が対称型で位相制御を行わないことを利用し、等化のずれによってPLLの引き込みが悪化するのを防ぐことを実現しうるものである。

また、前記第7の発明に記載の適応等化回路によれば、位相同期25 がアンロック状態であっても等化手段の適応制御を始めることによ

って、等化ずれによるPLLの引き込み性能の劣化を改善し、再生信号品質の向上、及び異常信号に対してのプレイアビリティを向上することが可能である。

第9の発明は、前記位相同期手段で行う位相同期の周波数誤差をモニターする周波数誤差モニターを備え、前記周波数誤差が所定値より小さい場合は、前記第1の係数演算手段は演算されたタップ係数を第1のデジタル等化手段に供給して適応等化を開始することを特徴とする第3および6の発明に記載の適応等化回路であり、第1のデジタル等化手段が対称型で位相制御を行わないことを利用し、周波数誤差が少なければ、適応等化をスタートさせても発散せず等化でき、等化のずれによってPLLの引き込みが悪化するのを防ぐことができる。

また、前記第9の発明に記載の適応等化回路によれば、位相同期の周波数誤差をモニターする周波数誤差モニターを備え、この周波数誤差モニターにより検出された周波数誤差が任意の設定値より小さくなったとき等化手段の適応等化を開始することにより、適応等化の制御を発散させることなく、等化ずれによるPLLの引き込み性能の劣化を改善し、再生信号品質の向上、及び異常信号に対してのプレイアビリティを向上することが可能である。

第10の発明は、前記周波数誤差モニターにより検出された周波数誤差が小さくなるように、前記補間位置演算手段での演算に用いる周波数情報を変化させる周波数引き込み手段を備えることを特徴とする第9の発明に記載の適応等化回路であり、前記周波数引き込み手段による周波数引き込みによって、周波数誤差が少なくなれば、適応等化をスタートさせても発散せず等化できるので、等化のずれ

によって PLL の引き込みが悪化するのを防ぐことができる。

また、前記第 10 の発明に記載の適応等化回路によれば、位相同期手段とは別に周波数引き込み手段 110 を備えることによって、
5 PLL の引き込み性能改善し、それにより、等化性能が改善し、それにより、PLL の引き込み性能がさらに改善するという。性能改善の良好なループになり、等化ずれによる PLL の引き込み性能の劣化を改善し、再生信号品質の向上、及び異常信号に対してのプレイアビリティを向上することが可能である。

第 11 の発明は、記録媒体から読み出された信号を望みの特性に等化する適応等化方法であって、読み出された信号を標本化するステップと、標本化された信号に波形等化を行うステップと、波形等化された信号に位相同期を行うステップと、位相同期された信号から前記波形等化の等化目標値を生成するステップと、前記標本化された信号、前記波形等化された信号、前記等化目標値から前記波形等化のためのタップ係数を演算するステップとを備えた適応等化方法であり、リサンプリングする前の周波数でタップ係数を演算するのでレート変換器は不要であり、リサンプリングした後の周波数よりも高い周波数で演算しているので演算精度の向上が得られるものである。

20 また、前記第 11 の発明に記載の適応等化方法によれば、タップ係数のレート変換が必要ないため標本化のサンプリング周波数と、
25 PLL のリサンプリング周波数の差が変動しても規模が小さく、高い周波数で信号処理できるため帯域を活かした等化の適応制御を行うことができ、再生信号品質の向上、及び異常信号に対してのプレイアビリティを向上することが可能である。

第 1 2 の発明は、記録媒体から読み出された信号を望みの特性に等化する適応等化方法であって、読み出された信号を標本化するステップと、標本化された信号に波形等化を行うステップと、波形等化された信号に位相同期を行うステップと、位相同期された信号の 5 等化目標値である仮目標値を生成するステップと、前記仮目標値から、位相同期を行う前の等化目標値である真目標値を生成するステップと、前記標本化された信号と前記波形等化された信号と前記真目標値とから前記波形等化のためのタップ係数を演算するステップとを備えた適応等化方法であり、リサンプリングする前の周波数で 10 タップ係数を演算するのでレート変換は不要であり、リサンプリングした後の周波数よりも高い周波数で演算しているので演算精度の向上が得られ、仮目標値を求めた後で、真目標値を容易に生成ができる。

また、前記第 1 2 の発明に記載の適応等化方法によれば、位相同期した後の信号で等化目標値を求めるので信頼性が高く、その後すぐ位相同期する前の周波数に変換し演算するので、信号処理できるため帯域を活かした等化手段の適応制御を行うことができる。

第 1 3 の発明は、前記位相同期手段の周波数情報を、一つまたは複数の閾値で複数の状態に判別する周波数情報しきい手段と、前記周波数情報しきい手段で判別された状態に対応するタップ係数を蓄えるためのメモリと、前記第 1 のデジタル等化手段へタップ係数を供給する際に、前記第 1 の係数演算手段あるいは前記メモリのいずれかの出力を選択する等化係数選択手段と、前記周波数情報しきい手段で判別された状態の内、前記状態の持続時間を測定して所定の 20 値と比較する状態時間測定手段と、前記第 1 の係数演算手段の演算 25

の開始あるいは停止を制御する係数演算制御手段と、前記状態時間測定手段で、前記所定の値より前記持続時間が大きい場合には、前記第1の係数演算手段での演算を停止する指示を前記係数演算制御手段へ伝え、前記係数演算手段の停止後のタップ係数を、前記メモリの前記周波数情報しきい手段で判別した状態に対応する位置に蓄える係数メモリ記憶処理手段と、前記周波数情報しきい手段で判別された状態が変化する際に、変化後の状態に対応するタップ係数が前記メモリに蓄えられている場合には、そのタップ係数を前記第1のデジタル等化手段に供給するように前記等化係数選択手段を切り替え、かつ前記第1の係数演算手段での演算を停止する旨を前記係数演算制御手段へ伝え、前記メモリに変化後の状態に対応するタップ係数が蓄えられていない場合には、前記第1の係数演算手段の演算結果であるタップ係数を前記第1のデジタル等化手段に供給するように前記等化係数選択手段を切り替え、かつ前記第1の係数演算手段での係数演算を開始する旨を前記係数演算制御手段へ伝える状態変化処理手段とを、備えることを特徴とする第1の発明に記載の適応等化回路。

第14の発明は、記録媒体から読み出された信号を標本化するアナログ・デジタル変換手段と、前記アナログ・デジタル変換手段の出力の波形等化を行う第1のデジタル等化手段と、前記第1のデジタル等化手段により等化された信号に位相同期を行う位相同期手段と、前記位相同期手段の周波数情報を、一つまたは複数の閾値で複数の状態に判別する周波数情報しきい手段と、前記周波数情報しきい手段で判別される複数の状態それぞれに対応するタップ係数を予め蓄えるための第2のメモリと、前記周波数情報しきい手段で判別

される状態の推移によって、前記第1のデジタル等化手段に前記状態に対応するタップ係数を供給する状態変化係数供給手段とを、備えることを特徴とする適応等化回路。

5 図面の簡単な説明

図1は本発明の実施の形態1における適応等化回路の図、
図2は実施形態にあって等化目標の検出を説明するための図、
図3は実施形態にあって左右対称のタップ係数を持つFIRフィルタの構成図、
図4は実施形態にあって位相同期手段の構成図、
図5は実施形態にあって等化目標値の位相を制御する補間フィルタの特性を説明するための第1の図、
図6は実施形態にあって等化目標値の位相を制御する補間フィルタの特性を説明するための第2の図、
図7は本発明の実施の形態2における適応等化回路の図、
図8は実施形態にあって従来例を簡易に示した図、
図9は周波数誤差モニター109の構成を示す図、
図10は本発明の実施の形態2の動作を説明するための図、
図11は本発明の実施の形態3における適応等化回路の図である。

発明を実施するための最良の形態

(実施の形態1)

以下に、発明の実態の形態について図1ないし図6、及び図8を
25 用いて説明する。

本実施の形態は、図1において、記録媒体から読み出された信号をアンプ（図示しない）、帯域制限用のローパスフィルタ（図示しない）などを通し、アナログ・デジタル変換手段101で標本化された信号を第1のデジタル等化手段102で適応等化し、位相同期手段103で位相同期した後、第2のデジタル等化手段106で適応的に等化を調整し、最尤復号手段108で復号を行い2値データを出力するPRML信号処理を用いたデジタルリードチャネルである。

ローパスフィルタによって帯域制限された信号はアナログ・デジタル変換手段101でサンプリングされデジタルデータに変換される。このアナログ・デジタル変換手段101のサンプリング周波数について説明する。今、例えばスピンドルモーターの速度を1倍速にしてデータをディスクに書き込む、その後データが書き込まれたトラックを1倍速で再生するとデータの書き込みクロック周波数とデータの読み出しクロック周波数（チャネル周波数）はほぼ同一になる。しかしながら、本発明ではアナログ・デジタル変換手段101でサンプリングした後で位相同期を行っているので、アナログ・デジタル変換手段101のサンプリングは読み出しデータと非同期となる。このためデータを読み出すためには、アナログ・デジタル変換手段101のサンプリング周波数は、データの読み出しクロック周波数以上の高さでなければならない。

アナログ・デジタル変換手段101によってデータの読み出しクロック周波数より僅かに高い周波数でサンプリングされた信号（アナログ・デジタル変換情報）は第1のデジタル等化手段102で等化される。この等化は本実施に形態ではPR(3, 4, 4, 3)方

式を用いることにする。

第 1 のデジタル等化手段 102 の構成は F I R (Finite Impulse Response) フィルタであり、第 1 の係数演算手段 105 から出力されるタップ係数 A によって伝達関数を制御することができる。本実
5 施の形態では第 1 のデジタル等化手段 102 は P R (3, 4, 4,
3) への等化を行うことになる。タップ係数の制御を適応的に行う
方法はいくつかあるが、今回は L M S (Least Mean Square) アル
ゴリズムを用いた適応等化を例にとって説明する。

L M S アルゴリズムは等化目標値との二乗誤差が最小となるよう
10 に係数を演算していく方法で、その式は数 1 のようになる。

数式 1

$$h(n+1) = h(n) + (1/2) * \mu e(n)u(n)$$

$h(n)$: 適応前のフィルタ係数ベクトル

15 $h(n+1)$: 適応後のフィルタ係数ベクトル

μ : ステップサイズパラメーター

$e(n)$: n 番目の繰り返し時の誤差信号

$u(n)$: n 番目の繰り返し時のタップ入力ベクトル

$$20 e(n) = d(n) - u^T(n)h(n)$$

$e(n)$: 誤差信号

$d(n)$: 望みの応答

$u^T(n)$: タップ入力ベクトルの転置

25 L M S アルゴリズムを動作させると誤差信号 $e(n)$ が最小つまり

等化の誤差を最小にするように係数ベクトル h_n が最適値 h_0 に近づいていく。このアルゴリズムを用いるには、等化器の入出力信号と等化目標値（望みの応答）が必要となる。

等化器の入出力信号つまり、アナログ・デジタル変換情報と、第 5 1 のデジタル等化手段 102 の出力はすでに存在している。問題となるのは等化目標値である。等化目標値を求める方法には例えば次のようなものがある。正しいサンプル点で PR (3, 4, 4, 3) 等化された信号は 0, 3, 7, 11, 14 の 5 値をとることがわかっているので、正しいサンプル点でのサンプリングができていれば 10 等化目標値を求めることはそれほど難しくはない。例えば、1.5, 5, 9, 12, 5 の 4 つの閾値を設けることによって、信号が 1.5 より小さい場合には 0、信号が 1.5 と 5 の間であれば 3 といったように閾値で仮判定を行い、その結果を等化目標値として推定することができる（図 2）。しかしながら、これは正しいサンプル点 15 でのサンプリング、つまり、位相同期できていて、チャネル周波数でのサンプリングが行えている場合の例である。本実施に形態では、アナログ・デジタル変換手段 101 と、位相同期手段 103 との間に第 1 のデジタル等化手段 102 が挿入されていて、位相同期手段 103 によって位相同期されるまでは、チャネル周波数より僅かに 20 高い周波数でサンプリングされている。つまり第 1 のデジタル等化手段 102 によって等化された信号は、PR (3, 4, 4, 3) へ正確に等化されていたとしても正しいサンプル点でのサンプリングが行われていないので、0, 3, 7, 11, 14 の 5 値にはなっていない。このため前述したような閾値を用いて等化目標値を直接推定することはできない。

そこで考えられる方法に、従来の技術で示した JP2001-184795 A の方法がある。本発明の実施の形態である図 1 と比較できるように、この従来例を図 8 に示す。なお、前述した図 1 と同じ構成については同じ符号を用い、説明を省略する。この図 8 の例は第 1 のデジタル等化手段 102 の出力信号だけでなく、第 1 のデジタル等化手段 102 の入力信号にも A/D 変換情報補間手段 801 を用いて位相同期を適用し、正しいサンプル点での信号にリサンプリングしている。正しいサンプル点での信号にリサンプリング（位相同期）を行っているので、前述した閾値による仮判定などを用いて等化目標値の推定を行うことは容易である。この方法で、正しいサンプル点でサンプリングされた、等化器入出力信号と等化目標値を求めることができ、これらの信号を使って、仮係数演算手段 802 では第 1 のデジタル等化手段 102 で用いるタップ係数を求めている。ただし、第 1 のデジタル等化手段 102 は位相同期を行う前の周波数で動作する回路である。よって、位相同期された信号から求めたりサンプリング周波数でのタップ係数（仮のタップ係数）を位相同期が行われる前のサンプリング周波数のタップ係数（真のタップ係数）に変換する必要がある。このためレート変換器 803 が必要であるが、このレート変換器 803 はサンプリング周波数とリサンプリング周波数の差が大きいほど負担が大きくなり、性能を保てなくなってくる。この両周波数の差は、例えば、ディスク媒体のトラック位置が変化したとき、スピンドルモータの速度が変化したとき等に変動する。さらにこの方法は位相同期を行った後にタップ係数の演算を行っていて演算精度の向上が得られていない。デジタル PLL を用いたシステムでは通常、サンプリング周波数 > リサンプリング周

波数であることは前述した。つまり、周波数の遅い部分で演算を行っている。デジタル信号処理では高い周波数で演算したほうが演算精度を向上できることは良く知られている。

上記従来例に対して本発明は、図1において、位相同期を行う前5のアナログ・デジタル変換手段101のサンプリング周波数で第1のデジタル等化手段102のタップ係数Aを第1の係数演算手段105で演算することができる。つまり上記方法の欠点であるレート変換器803が不要、さらに信号処理の演算精度も向上するというものである。本発明を用いれば上記例より規模が少なく性能も向上10できる。

本発明では、位相同期手段103で位相同期された信号から、等化目標値生成手段104をもちいて、位相同期する前のサンプリング周波数での等化目標値を求める。例えば、仮目標値生成手段1041において、前述したような閾値による仮判定でリサンプリング15周波数での等化目標値である仮目標値を求めたあと、第2の補間手段（等化目標位相回転手段）1042を用いて位相同期する前のサンプリング周波数での等化目標値である真目標値を求める。そして、第1のデジタル等化手段102の入出力信号と真目標値から、タップ係数Aを第1の係数演算手段105で演算している。この方法で20あればタップ係数のレート変換器803は不要であり、高いサンプリング周波数で信号処理を行っているので演算精度も向上している。

上記の位相同期する前のサンプリング周波数での等化目標値である真目標値を求める方法をさらに詳しく説明するため、位相同期手段103の位相同期方法について先に説明する。図4に位相同期手段103の構成例を示す。

第 1 のデジタル等化手段 102 によって等化された信号は、補間手段 401（図 1 においては、第 1 の補間手段 1031）によって正しいサンプル点の位相に位相スライドされる。また、補間手段 401 によって補間を行うために必要な、補間位置情報に対する補間手段 401 のタップ係数は、補間位置演算手段 1032 で演算される。
5

ここで、本発明では、この補間による正しいサンプル点の信号または、正しいサンプル点を得る過程の信号（引き込み中の信号）は『リサンプリング』された信号であって、これは位相同期手段 103 の出力信号である。実際にはサンプリングをし直さなくともホールド手段などを設けることによって実現できる。よって『リサンプリング』とは、ホールド手段を用いて成される『擬似リサンプリング』も含むもので便宜上の呼び方である。

補間された信号（リサンプリングされた信号）は位相誤差検出手段 402 に入力され、位相誤差検出手段 402 は位相誤差を検出する。検出された位相誤差はループフィルタ 403 へ入力されループフィルタ 403 は周波数情報を出力する。得られた周波数情報は周波数一位相変換手段 404 に入力され、周波数一位相変換手段 404 は次に採るべき位相情報を出力する。その位相情報によって、補間係数選択手段 405 はタップ係数 h_1 を選択する。補間手段 401 は、このタップ係数 h_1 で信号の位相をスライドする。このようにして、位相同期ループが構成されている。
15
20

まず、補間手段 401 の構成は F I R フィルタとなっている。上述したようにこのフィルタは位相をスライドさせるフィルタである。
25 このフィルタは、例えばナイキストフィルタと呼ばれるものを使用

しても良い。その特性はゲインの周波数特性がほぼフラットで、位相のみをスライドすることができる。位相を π/x の分解能（ここで言う位相はナイキスト周波数で規格化した位相であって、 π で1サンプル分の位相である）とすると x 組のタップ係数の組み合わせを 5 用意して、補間係数選択手段 405 で位相情報に応じてどの係数を使用するか決定すると、選んだ係数の位相特性で信号の位相をスライドする。

次に位相誤差検出手段 402 は例えばゼロクロス点を検出して、位相誤差を検出する方法がある。まずゼロクロス点の検出であるが 10 これは、閾値を設定することによって求めることが可能である。例えば信号が閾値 A より大きい場合（状態 a）、閾値 B の間より小さい場合（状態 b）、閾値 A と閾値 B の間の場合（状態 c）をそれぞれ検出し、（状態 a）または（状態 b）から（状態 c）へと信号が変化した場合には変化した後のサンプル点がゼロクロス点である。 15 また、（状態 c）から（状態 a）または（状態 b）へと変化したとき場合には変化する前のサンプル点がゼロクロス点である。これらのゼロクロス点での信号の振幅と状態の遷移の判断をすることにより、位相誤差の大きさと方向の情報を得ることが可能である。

次にループフィルタ 403 であるが、定常位相誤差を残さない 20 次ループにするために挿入する。例えば完全積分型の 2 次ループにする場合には位相誤差を積分し定数をかけたものと、位相誤差を加算する構成がある。

次に周波数一位相変換手段 404 では周波数一位相変換が行われる。周波数一位相変換は、積分 4042 を用いて成されることは、 25 よく知られている。ただし、周波数の誤差が定常的存在する場合に

積分すると、位相情報の数値が加算されて巨大になってしまふ。本実施の形態では、補間手段 1031 の入力と出力の周波数であるアナログ・デジタル変換手段 101 のサンプリング周波数と、リサンプリング周波数には定常的な周波数の誤差が存在する。数値が巨大になるのを防ぐためには、例えば位相が π (1サンプル分の位相) ずれた場合に、位相情報を回転させる構成にすれば良い。つまり、位相のずれが無しから、位相が 1サンプル分ずれるまでを 0 ~ 1024 (decimal:以下 dec と略す) で表すとすると、数値が 1024 (dec) になったときに 0 (dec) に戻す。例えば数値が 1030 (dec) になったときには 6 (dec) にする構成にすればよい。周波数一位相変換手段 404 の加算器 4041 はループフィルタ 403 が output する周波数情報を調節するために設けられており、加算器 4041 のもう一方の入力端には、後述する周波数引き込み手段 110 が接続されている。なお、周波数引き込み手段 110 を用いない場合には、加算器 4041 を必要としない。

次に補間係数選択手段 405 は上記位相情報に応じて、位相をスライドさせる係数を選択する。

このようにして、位相同期手段 103 で位相同期を行っている。上記位相同期方法を踏まえた上で、第 2 の補間手段 1042 について説明する。

第 2 の補間手段 1042 は F I R フィルタで構成される。まず第 1 の補間手段 1031 とタップ数が同じである場合には、第 1 の補間手段 1031 と第 2 の補間手段 1042 は同じ構成で実現できる。第 1 の補間手段 1031 は第 1 のデジタル等化手段 102 で等化されたサンプリング周波数での信号を、リサンプリング周波数での信

号に変換している。第2の補間手段1042はこれと逆のことを行う。つまり、仮目標値生成手段1041によって求められた、リサンプリング周波数での等化目標値である仮目標値を、位相同期する前のサンプリング周波数での等化目標値である真目標値へ変換する。

5 この方法として、第1の補間手段1031に使用するタップ係数を左右反転して第2の補間手段1042に使用する方法がある。nをタップ数としたとき個々のタップ係数をCOE(タップ番号)とすれば、第1の補間手段1031へ入力するタップ係数は $h_1 = \{ COE(1) \quad COE(2) \quad COE(3) \quad \dots \quad COE(n) \}$

10 と表され、第2の補間手段1042へ入力するタップ係数は h_1 左右反転した $h_2 = \{ COE(n) \quad COE(n-1) \quad COE(n-2) \quad \dots \quad COE(1) \}$ と表される。図5に係数の例、図6に図5の係数を使用した場合のフィルタの特性を示す。

今、第1の補間手段1031のタップ係数が、図5、図6のタップ係数 $(a-1)$ からタップ係数 $(a-2)$ に変化するとき、第2の補間手段1042のタップ係数はタップ係数 $(b-1)$ からタップ係数 $(b-2)$ に変化する。この時の第1の補間手段1031の位相特性の変化と、第2の補間手段1042の位相特性の変化は同じ大きさで逆方向であることがわかる。位相特性の変化とはつまり周波数のことであるから、第1の補間手段1031がアナログ・デジタル変換手段101のサンプリング周波数での信号を、リサンプリング周波数の信号へリサンプリングする場合には、第2の補間手段1042は、この逆の制御を行うことができる。この方法は特別な手段を新たに設ける必要がなく容易に実現できる。

25 次に、第1の補間手段1031とタップ数が異なる場合、例えば

規模の削減の為に第2の補間手段1042のタップ数を、第1の補間手段1031とタップ数より少ないタップ数で構成する場合には、第1の補間手段1031のタップ数をnとし、第2の補間手段1042のタップ数をmとしたとき、 $m < n$ である。 h_1 と同等の特性

5 を持つ、後述する方法で得られる $h_3 = \{ COE(1) \quad COE(2) \quad COE(3) \quad \dots \quad COE(m) \}$ を用意し、第2の補間演算手段1042には、 h_3 を左右逆転した係数である $h_4 = \{ COE(m) \quad COE(m-1) \quad COE(m-2) \quad \dots \quad COE(1) \}$ を供給する。

10 この場合は、 h_3 は h_1 に方形窓を適用しタップ数を減らしたものとする方法、また、 h_3 は h_1 に方形窓を適用しタップ数を減らし、さらに他の窓関数(windowing function)を適用し有限長の非線形成分を取り除いたものとする方法、また、これらの方

15 法を用いて求めめた係数を第2の補間手段1042用の係数テーブルとして持つ方法などが考えられる。補間フィルタのタップ係数は標本化関数に窓関数(ハミング窓やハニング窓など)を適用して有限長の非線形成分を取り除いたものを使用するのが一般的である。

20 このように、左右逆転した係数を使用することによって、第2の補間手段1042は、第1の補間手段1031と逆の信号周波数制御を容易に行うことができる。

上記のようにすることによって、第2の補間手段1042を用いて真目標値を求めることができる。第1の係数演算手段105において、この真目標値と第1のデジタル等化手段102の入出力信号をから、アナログ・デジタル変換手段101のサンプリング周波数

25 でタップ係数の演算を行うことができ、これに従来例よりも演算精

度の向上が成されている。デジタル信号処理において、高い周波数で演算できるのは非常に大きな利点である。

なお、本実施の例は、第1のデジタル等化手段102と第1の補間手段1031を別個のFIRフィルタとして紹介したが、無論、
5 両FIRフィルタの係数の畳み込みを行い、1つのFIRフィルタとしても良い。

さて、第1のデジタル等化手段102はFIRフィルタで構成すると前述したが、このフィルタをタップ係数左右対称型の構成にすると新たな利点が生まれる。タップ係数左右対称型のFIRフィル
10 タの構成例を図3に示す。タップ係数Aを左右対称にする利点の一つとして規模が小さくなることが挙げられる。タップ数nが例えば奇数であればフィルタの乗算器の数が $(n + 1) / 2$ 個に削減でき、さらに、第1の係数演算手段105で用いている乗算器の数も同じだけ削減できるので、かなりの規模削減が成される。

15 左右対称型のタップ係数にするもう一つの利点としては、位相制御の競合を防げることがある。本発明の構成は適応等化のループと位相同期のループが2重ループとなっていて、第1のデジタル等化手段102で位相を制御してしまうと、位相同期ループとの競合が起こる可能性が生じる。タップ係数Aを左右対称型とすることによ
20 って、第1のデジタル等化手段102では位相の制御を行わないよう改良することができる。ただし、対称型でなくとも位相を制御しない事は可能であるし、その制御の帯域が位相同期手段103の帯域と大きく異なるように構成すれば、位相制御をしても競合を起きにくくする事は可能である。

25 次に、周波数誤差モニター109及び、周波数引き込み手段11

0について説明する。

第1のデジタル等化手段102のタップ係数Aを左右対称型とすることで、位相制御を行わないようにすることができる。前述した。これを利用すると、位相がロックしていない状況であっても、適応等化を動作させることができとなる。位相がロックしていない状況で適応等化を動作させることによる問題点は、等化目標値の推定がうまくいかず、等化手段で位相制御を行っている場合に、適応等化の制御が発散することである。しかし、等化手段で位相を制御しないようにすると、位相がロックせず等化目標値の推定がうまくいかなくとも、制御の発散は起こりにくくなるという利点が生じる。それでも、あまりにも周波数がずれないと、制御が発散する危険性がある。そこで、これを防ぐために周波数誤差モニター109を設ける。これを設けることによって、周波数誤差がある任意の値より小さくなったときに適応制御を開始することができる。これによる利点は、何らかの原因で等化がずれて位相同期手段103の引き込みがしがたい場合にも、適応等化を前もって行うことにより、この問題を解決できることが挙げられる。つまり、信号の特性が異常な場合のPLL引き込みによるエラーが激減するのである。また、信号の特性が通常の場合でも、等化誤差を前もって減少することによって、ジッター量を押さえ込むことができ、PLLに有利な信号にフィルタリングすることができる。

上記周波数誤差モニター109の例を図9に示す。まず、周波数情報について説明する。周波数一位相変換手段404が出力するリサンプリング周波数情報から位相同期手段103がアナログ・デジタル変換手段101のサンプリング周波数の何倍のレートでリサン

プリングをしているかを知ることができる。例えばアナログ・デジタル変換手段 101 のサンプリング周波数が 110 MHz で、位相同期手段 103 で 100 MHz にリサンプリングしているときのリサンプリング周波数情報が 256 (dec) という値であったとすると、アナログ・デジタル変換手段 101 のサンプリング周波数が 120 MHz で、位相同期手段 103 で 100 MHz にリサンプリングしているときのリサンプリング周波数情報は 512 (dec) という値で示されるというように、レートと周波数情報はそれぞれに対応した値をもっている。このときのレートをレート A とする。

10 次に、実際にリサンプリングするべきレートに相当する周波数情報を求める例を述べる。シンクパターンによる周波数情報演算手段 1091 では以下のように周波数情報を演算する。ディスク媒体に記録されるデータにシンクパターンが一定データ数ごとに存在する場合に、アナログ・デジタル変換手段 101 の出力から、2つのシンクパターン間のサンプル数をカウントし、このサンプル数からシンクパターンによる周波数情報を生成する。例えば、記録されているデータ 1000 個ごとにシンクパターンがあって、前記のようにシンクパターン間のサンプル数をカウントした結果が 1100 個であったとすると、アナログ・デジタル変換手段のサンプリング周波数は、データの周波数の 1.1 倍であることがわかる。シンクパターンによる周波数情報演算手段 1091 では、ほぼ正確なサンプリング周波数とリサンプリングするべき周波数とのレートを求めることができ、このレートに対応する周波数情報を出力する。このときのレートをレート B とする。

20 周波数誤差モニター 109 は位相同期手段 103 で現在行っている

るリサンプリングのレート（レートA）に相当する周波数情報と、実際にリサンプリングするべきレート（レートB）に相当する周波数情報とを比較し、その差分が、ある判定値より大きい場合には、第1の係数演算手段105にタップ係数の演算を行わないための制御信号を送るものであり、あるいは、その差分がある判定値より小さい場合には、第1の係数演算手段105にタップ係数の演算を行うための制御信号を送るものである。

次に周波数情報差演算手段1092では、前述したように周波数情報を比較するために差（周波数誤差）を演算する。つまり、周波数一位相変換手段404の出力する周波数情報とシンクパターンによる周波数情報演算手段1091の出力する周波数情報の差を演算するのである。この周波数誤差を周波数情報差判定手段1093において、図示しないレジスタにより設定される判定値より大きいか小さいかを比較し、比較結果を第1の係数演算手段105と周波数引き込み手段110に出力する。第1の係数演算手段105は、周波数情報差判定手段1093の出力する制御信号が、周波数誤差が判定値より大きいことを示している場合にはタップ係数の演算を行わず、判定値より小さいことを示している場合にはタップ係数の演算を行う。

次に、周波数引き込み手段110について説明する。前述のように、周波数誤差が小さい場合には適応制御を開始させることができる。前記位相同期手段103の位相同期制御によって、この周波数誤差は小さくなるように制御される。しかしながら、位相同期ループの周波数引き込みレンジには限界があり、いつまでも前記周波数誤差が小さくならないことが有り得るかもしだれない。そこで、この

周波数誤差を小さくする制御を新たに設けることにより更なる性能向上が得られる。この制御を行うのが周波数引き込み手段 110 である。周波数引き込み手段 110 は、例えば周波数情報差判定手段 1093 の結果から、周波数情報差演算手段 1092 が output する周 5 波数誤差が判定値より大きいという結果が出ていたならば、周波数一位相変換手段 404 の加算器 4041 へ周波数誤差を入力することで、位相同期手段 103 のリサンプリング周波数が実際にリサンプリングするべき周波数に対応したものになる。あるいは、周波数誤差が判定値より小さいという結果が出ていたならば、周波数一位 10 相変換手段 404 の加算器 4041 へ 0 を入力することで、周波数引き込み手段 110 を用いた周波数引き込みを行わない。なお、周波数引き込みでリサンプリング周波数の情報を制御する説明を行ったが、リサンプリング周波数の情報を制御するのではなく、アナログ・デジタル変換手段 101 のサンプリング周波数を制御すること 15 でも、周波数引き込みは可能となり、本実施例に限定されるものではない。

このように、位相同期（周波数引き込みも含む）と、適応等化の性能をそれぞれ改善することによって、位相同期の性能が改善すると適応等化の性能が改善し、適応等化の性能が改善すると位相同期の性能が改善するという良好な性能改善のループに入ることができ、大きな性能上昇が得られる。

次に第 2 の適応等化について説明する。後置適応等化は第 2 のデジタル等化手段 106 の入出力信号から、例えば、数式 1 の LMS アルゴリズム等を用いて第 2 の係数演算部 107 で、タップ係数 B 25 を演算し、第 2 のデジタル等化手段 106 の伝達特性を適応的に制

御する。本実施の例では第 2 のデジタル等化手段 106 は左右非対称型のタップ係数 B を持つことが可能な F I R フィルタであって、第 2 の係数演算部 107 では、それに対応する左右非対称な係数の演算が可能な構成とする。係数を左右非対称とする利点は、再生信号が何らかの群遅延がフラットでない特性の伝送路を通過していた場合、その補正を行うことが可能となるからである。この左右非対称の情報を第 1 のデジタル等化手段 102 に適用する構成も有効な方法である。

さて、前述したように、適応等化を行うためには、等化手段の入出力信号と、等化目標値が必要となる。第 2 のデジタル等化手段 106 の等化目標値としては、仮目標値生成手段 1041 で求まる仮目標値を使用する方法、または、第 2 のデジタル等化手段 106 の出力信号から、等化目標値の推定を行う第 2 の仮目標値生成手段(図示しない)を新たに設ける方法などが考えられる。求められた等化目標値、第 2 のデジタル等化手段 106 の入出力信号は第 2 の係数演算部 107 に入力されて、係数を演算する。

このようにして、後置適応等化でさらに等化を調整された信号は、最尤復号手段 108 へ入力され、P R (3, 4, 4, 3) という信号系列間の相関を利用して、現在採りうる状態、それぞれにある確率がどの程度であるかを演算していく。この確率演算を用いて、最も確からしいデータを復号できる。

最尤復号手段 108 によって 2 値化されたデータは、記録符号のデコードが行われ、エラー訂正等を行った後、ホストへ転送される。

なお、本発明はディスク装置を用いて説明を行ったが、D V D - 25 R A M 、 C D 、 D V D - R O M 等の光ディスク、H D D 等の磁気デ

ィスク、DDS (Digital Data Storage) 等の磁気テープ、その他等化が必要な信号であれば適用することが可能で、本実施の形態に限定されるものではない。

5 (実施の形態 2)

以下に本実施の形態について図7、図10を用いて説明する。図7に本実施の形態の構成を表す図を示す。なお、前述した実施の形態と同じ構成については同じ符号を用い、説明を省略する。実施の形態1と異なるのは、周波数情報しきい手段701と、メモリ7010 2と、状態時間測定手段703と、状態変化処理手段704と、係数メモリ記憶処理手段705と、係数演算制御手段706と、等化係数選択手段707を備えた点である。

本実施の形態は、ディスク媒体から読み出された信号をアンプ(図示しない)、帯域制限様のローパスフィルタ(図示しない)などを通し、アナログ・デジタル変換手段101で標本化された信号を第1のデジタル等化手段102で等化し、位相同期手段103で位相同期した後、最尤復号手段(図示しない)で復号を行い、2値データを出力するPRML信号処理を用いたリードチャネルである。

スピンドルモーターの回転速度にむらが生じた場合や、CAV方式で読み出す時にトラック位置が変更した場合に、アナログ・デジタル変換手段101のサンプリング周波数と、位相同期手段103のリサンプリング周波数のレートは変化する。本実施の形態における適応等化回路は、この変化に対応したタップ係数の学習を行い、レートが一定期間安定していればそれ以上係数の学習を行わないことを特徴とする。

本実施の形態では、アナログ・デジタル変換手段 101 のサンプリング周波数：位相同期手段 103 のリサンプリング周波数のレートが 1. 1 : 1. 0 ~ 1. 2 : 1. 0 の間を状態 2A、1. 2 : 1. 0 ~ 1. 3 : 1. 0 の間を状態 2B とし、レートはこの間で推移するとした場合を 1 例として説明する。
5

図 4 に示すリサンプリング周波数情報が位相同期 103 のレートに対応していることは実施の形態 1 で述べた。リサンプリング周波数情報は本実施の形態では、例えば 1. 1 : 1. 0 の時 256 (dec) 、 1. 2 : 1. 0 の時 512 (dec) 、 1. 3 : 1. 0 の時 768 (dec) であるとする。つまり、レートはこの間で推移するとして、リサンプリング周波数情報は 256 ~ 768 (dec) の間で推移することになる。
10

周波数情報しきい手段 701 は位相同期手段 103 が output するリサンプリング周波数情報に閾値を引き複数の状態に分別する手段である。今回は上述したように前記状態 2A と前記状態 2B に分別するので閾値は 512 (dec) と設定する。つまり、リサンプリング周波数情報が 512 より大きければ、レートは 1. 1 : 1. 0 ~ 1. 2 : 1. 0 の間であり、小さければ 1. 2 : 1. 0 ~ 1. 3 : 1. 0 の間である。判別結果は状態時間測定手段 703 、状態変化処理手段 704 、係数メモリ記憶処理手段 705 へ出力される。
15

状態時間測定手段 703 は周波数情報しきい手段 701 が output する状態が変化したときリセットし、同じ状態である期間をカウントするカウンタを備えている。例えば現在状態 2A であれば、過去に状態 2B から状態 2A に移ってからの現在までの時間をカウントする。
20

この時間はアナログ・デジタル変換手段 101 のサンプル数をカウ

ントして得る。カウントしたサンプル数は図示しないレジスタ設定値と比較し、設定値より大きい場合には十分学習できたとして、その判断を係数メモリ記憶処理手段 705 へ伝える。

5 状態時間測定手段 703 の出力から十分学習が行われたと判断された場合、係数メモリ記憶処理手段 705 は、第 1 の係数演算手段 105 の演算を停止するように係数演算制御手段 706 に伝える。同時に、第 1 の係数演算手段 105 が演算を停止した時点のタップ係数をメモリ 702 の状態 2A の領域に状態 2A に対応する係数として書き込む。

10 係數演算制御手段 706 は係數メモリ記憶処理手段 705 や、状態変化処理手段 704 からの制御信号に基づいて第 1 の係数演算手段 105 の学習停止や開始処理を制御する。

15 状態変化処理手段 704 は、周波数情報しきい手段 701 が出力する状態の変化を観察し、例えば状態が状態 2A から状態 2B 変化したのであれば、メモリ 702 から状態 2B の領域のタップ係数を参考する。もし、メモリ 702 に状態 2B に対応するタップ係数が格納されていなければ、係數演算制御手段 706 に第 1 の係數演算手段 105 において係數演算を開始する事を通知し、かつ等化係數選択手段 707 に第 1 の係數演算手段 105 の出力を第 1 のデジタル等化手段 102 へ供給するように通知する。一方、メモリ 702 に状態 2B に対応するタップ係数が格納されていれば、係數演算制御手段 706 に第 1 の係數演算手段 105 において係數演算を停止する事を通知し、かつ等化係數選択手段 707 へ、メモリ 702 に格納されている状態 2B に対応するタップ係数を第 1 のデジタル等化手段 102 へ供給するように通知する。すなわち、状態が変

化した時に、変化した後の状態に対応する係数をすでに学習していれば、その学習結果のタップ係数を用いて第1のデジタル等化手段102で等化し、変化した後の状態の係数をまだ学習していなければ、第1の係数演算手段105で現在学習しているタップ係数を用5 いて第1のデジタル等化手段102で等化するということである。

従って、現在の状態に対応するタップ係数が既に学習されメモリに格納されている時は、第1の係数演算装置の学習を停止することができ、これによって、消費電力の低減が図れる。なお、本実施の形態において第1の係数演算手段105を停止する際に、等化目標10 値生成手段104も停止してよい。

以下、図10を用いて状態変化と係数学習動作についてさらに説明する。

これは、メモリ702に係数が蓄えられていない場合に、回路を動作させ始めて、状態2Bから状態2Aに変動し、1000サンプル後に状態2Bに変動し、280サンプル後に状態2Aに変動し、450サンプル後に状態2Bに変動し、1005サンプル後に状態2Aに変動した場合の例である。また、状態時間測定手段703でカウントされたサンプル数と比較する設定値は500サンプルとしている。

20 まず、始めに状態2Bから状態2Aに変動したときには、状態変化処理手段704がメモリ702の状態2A領域を参照する。このときメモリ702には状態2Aに対応する係数は蓄えられていない。よって、状態変化処理手段704は係数演算制御手段706に第1の係数演算手段105での演算を開始するように伝え、係数演算制御手段706は第1の係数演算手段105に演算を開始させる。ま

た、このとき状態変化処理手段 704 は等化係数選択手段 707 へ、第 1 の係数演算手段 105 で学習中のタップ係数を第 1 のデジタル等化手段 102 へ供給する旨を伝え、等化係数選択手段 707 は、第 1 の係数演算手段 105 が出力するタップ係数を選択して第 1 の
5 デジタル等化手段 102 に出力する。

次に状態時間測定手段 703 は周波数情報しきい手段 701 の出力である状態を観察し、状態 2A であり続けるサンプル数を測定する。図 10 の例では、状態時間測定手段 703 のレジスタ設定値である 500 サンプルより長い間、状態 2A となっている。状態時間測定手段 703 はカウントされたサンプル数が 500 サンプルを超えた時、係数メモリ記憶処理手段 705 へ、レジスタ設定値を超えた旨を伝える。そして、係数メモリ記憶処理手段 705 は、係数演算処理手段 706 へ第 1 の係数演算手段 105 でのタップ係数の演算を停止する旨を伝える。従って、第 1 の係数演算手段 105 の演算は停止し、その出力は、停止した時のタップ係数で固定される。
10 同時に係数メモリ記憶処理手段 705 は、第 1 の係数演算手段 105 が出力するタップ係数を、メモリ 702 の状態 2A の領域へ書き込む。この様にして、状態 2A のタップ係数は決定され h2a として蓄えられる。この後、次に状態 2A から状態 2B に推移するまで
15 は第 1 の係数演算手段 105 は停止し、第 1 のデジタル等化手段 102 に供給するタップ係数は固定されたままである。

その後、状態 2A から、状態 2B へ推移すると、状態変化処理手段 704 はメモリ 702 の状態 2B の領域を参照する。しかし、メモリ 702 には状態 2B に対応する係数が蓄えられていないので、
20 再び、第 1 の係数演算手段 105 の動作を開始して第 1 のデジタル

等化手段 102 へタップ係数を供給する。

その後、280サンプルの時間が経過すると、状態 2B から状態 2A へ状態が変化する。状態時間測定手段 703 におけるサンプル数のカウントが、レジスタ設定値を超えていたので、前述したメモリ 703 への書き込み作業は行われない。同時に、状態変化処理手段 704 は、メモリ 702 の状態 2A の領域を参照する。すると、メモリ 702 の状態 2A には状態 2A に対応する係数が蓄えられているので、状態変化処理手段 704 は、係数演算制御手段 706 へ第 1 の係数演算手段でのタップ係数の演算を停止する旨を伝え、第 10 1 の係数演算手段は停止させる。さらに、状態変化処理手段 704 は、等化係数選択手段 707 へ、読み込んだメモリ 703 の値を第 1 のデジタル等化手段 102 に供給するように選択する旨を伝え、第 1 のデジタル等化手段 102 には、状態変化処理手段 704 で読み込まれたメモリ 703 の状態 2A の領域に蓄えられていたタップ係数が供給される。この様に、状態が変化した時、メモリ 703 の中に、その変化後の状態に対応する係数が蓄えられていたら、第 1 のデジタル等化手段 102 にはそのタップ係数が供給される。

その後、450サンプル経ってから、状態 2A から状態 2B へ変化する。このときメモリ 702 には状態 2B に対応する係数が蓄えられていないので、再び、第 1 の係数演算手段 105 の動作を開始して第 1 のデジタル等化手段 102 へタップ係数を供給する。

その後 1005 サンプルの間、状態は状態 2B のままである。よって、状態時間測定手段 703 は 500 サンプルカウントした時点で、十分学習ができたと判断し、係数メモリ記憶処理手段 705 は第 1 の係数演算手段 105 を停止すると共にメモリ 703 の状態 2

B領域にタップ係数を書き込む。これで状態2Bのタップ係数も決定し、h2bとして蓄えられた。

これより後は、状態2Aに変わるとメモリ703のh2a、状態2Bに変わるとメモリ703のh2b、第1のデジタル等化手段102に供給し、第1の係数演算手段は停止したままにする。

以上の様に、本実施の形態によれば、それぞれの状態に対応する係数がメモリに蓄えられていなければ、第1の係数演算手段105を動作させ、蓄えられていれば、第1の係数演算手段105を停止させて、メモリ702に蓄えられているタップ係数で第1のデジタル等化手段102において等化するようにしたので、消費電力の低減を実現できる。

なお、本実施の形態では十分学習できたことを状態時間測定手段703でサンプル数をカウントする方法を用いて判断しているが、第1の係数演算手段105において求められる等化誤差に閾値を引き閾値との比較によって等化誤差が小さい時に十分学習できたと判断する方法を用いても良い。

なお、本実施の形態においては周波数情報しきい手段701の閾値を1つに設定した例を示したが、複数の閾値を設定して分別する状態の数を3つ以上に増やし、それぞれの状態に対応するタップ係数を学習してメモリ702に蓄えるようにしても良い。これによって、より広い周波数帯域に対しても細かくタップ係数を切り替えることが可能となるので、第1のデジタル等化手段102における等化ずれを小さくすることが出来る。

なお、本発明はDVD-RAM、CD、DVD-ROM等の光ディスク、HDDなどの磁気ディスク、DDSなどの磁気テープ、そ

の他等化が必要な信号であれば適用することが可能で、本実施の形態に限定されるものではない。

(実施の形態 3)

5 以下に本実施の形態について図 11 を用いて説明する。なお、前述した実施の形態と同じ構成については同じ符号を用い、説明を省略する。

本実施の形態は、ディスク媒体から読み出された信号をアンプ（図示しない）、帯域制限様のローパスフィルタ（図示しない）などを通し、アナログ・デジタル変換手段 101 で標本化された信号を第 1 のデジタル等化手段 102 で等化し、位相同期手段 103 で位相同期した後、最尤復号手段（図示しない）で復号を行い、2 値データを出力する P R M L 信号処理を用いたリードチャネルである。

実施の形態 2 において、周波数情報しきい手段 701 は閾値で複数のレートの状態に判別する手段であることは説明した。この複数の状態それぞれに対応するタップ係数をメモリ 702 に蓄えておけば第 1 の係数演算手段 105 で係数の演算を行う必要はなく、メモリ 702 を参照するだけで、そのときのレートに対応したタップ係数を選択することができる。

20 これを発展させれば以下のような構成も可能である。例えば、前述した実施の形態 2 をコンピューターシミュレーション等を用いて実現し、予めテスト用再生信号を用いて、周波数情報しきい手段 701 で判別される複数の状態全てに対応するタップ係数を求めて、第 2 のメモリ 1101 へ蓄えておく。図 10 を例に説明すれば、状態 2 A に対応するタップ係数である h_{2a} と状態 2 B 対応するタッ

プ係数である h_{2b} を予め求めて、第2のメモリ 1101 へこれらのタップ係数を蓄えておく。

状態変化係数供給手段 1102 は周波数情報しきい手段 701 が
5 出力する状態の変化を観察し、もし状態が変化したならば、第2の
メモリ 1101 から、変化後の状態に対応するタップ係数を読み込み、第3のデジタル等化手段 1101 へそのタップ係数を入力する。

この様にすることで、各リサンプリング周波数情報に対応したタップ係数を選択することができる。

本実施の形態によれば、第1のデジタル等化手段 102 で用いる
10 タップ係数を予めコンピューターシミュレーション等によって求め
ておき、リサンプリング周波数の変化に応じてタップ係数を切り替
わるようにしたので、タップ係数を学習するための回路が不要とな
り、回路規模を削減することができる。また、予めタップ係数を求
めているので、リサンプリング周波数が変化した直後に、最適なタッ
15 プ係数を用いて等化を行うことができる。

なお、本実施の例ではタップ係数を実施の形態 2 を用いて求めた
が、実施の形態 1 など他の方法で求めててもよく、本実施の形態に限
定されるものではない。

なお、本発明は DVD-RAM、CD、DVD-ROM 等の光デ
20 ィスク、HDD などの磁気ディスク、DDS などの磁気テープ、そ
の他等化が必要な信号であれば適用することが可能で、本実施の形
態に限定されるものではない。

請求の範囲

1. 記録媒体から読み出された信号を標本化するアナログ・デジタル変換手段と、前記アナログ・デジタル変換手段の出力の波形等化を行う第1のデジタル等化手段と、前記第1のデジタル等化手段により等化された信号に位相同期を行う位相同期手段と、前記位相同期手段により位相同期された信号から前記第1のデジタル等化手段の等化目標値を生成する等化目標値生成手段と、前記アナログ・デジタル変換手段の出力と前記第1のデジタル等化手段により等化された信号と前記等化目標値とから前記第1のデジタル等化手段のタップ係数を演算する第1の係数演算手段を備えることを特徴とする適応等化回路。
10
2. 前記等化目標値生成手段は、前記位相同期された信号の等化目標値である仮目標値を生成する仮目標値生成手段と、前記仮目標値から前記位相同期手段による位相同期を行う前の等化目標値である真目標値を生成する等化目標位相回転手段を備えることを特徴とする請求項1に記載の適応等化回路。
15
3. 前記第1のデジタル等化手段は、タップ係数が対称型のFIRフィルタであることを特徴とする請求項1、2に記載の適応等化回路。
- 20 4. 前記位相同期手段により位相同期された信号を入力し、適応等化を行う第2のデジタル等化手段を備え、前記位相同期手段により位相同期された信号と前記第2のデジタル等化手段により等化された信号とから前記第2のデジタル等化手段のタップ係数を演算する第2の係数演算手段を備えることを特徴とする請求項1に記載の適応等化回路。
25

5. 前記第2のデジタル等化手段は、タップ係数が非対称型のFIRフィルタであることを特徴とする請求項4に記載の適応等化回路。

6. 前記位相同期手段は、前記第1のデジタル等化手段により等化された信号を補間する第1の補間手段と、前記第1の補間手段の出力から、前記第1の補間手段の補間位置を演算する補間位置演算手段を備える位相同期ループであって、前記等化目標位相回転手段は、前記仮目標値を補間し前記真目標値を得る第2の補間手段であって、前記第2の補間手段の補間位置は前記補間位置演算手段により演算されることを特徴とする請求項2に記載の適応等化回路。

7. 前記第1の補間手段と、第2の補間手段はFIRフィルタであって、前記補間位置演算手段は補間位置の情報としてタップ係数を出力し、nをタップ数とした時の個々のタップ係数をCOE(n)とすれば、前記第1の補間手段に供給するタップ係数h1は、
15
$$h_1 = \{ COE(1) COE(2) COE(3) \dots COE(n) \}$$
と表され、

前期第2の補間手段のタップ数が前期第1の補間手段のタップ数と同じ場合に、第2の補間手段に供給するタップ係数h2は、下記のように前記h1を左右逆転した関係となる

20
$$h_2 = \{ COE(n) COE(n-1) COE(n-2) \dots COE(1) \}$$
あるいは、この係数h2を遅延させたものを入力し、前記第2の補間手段のタップ数が前記第1の補間手段のタップ数と違う場合には、mをタップ数とすれば、前記h1と同等の位相特性を持つ係数であるh3は、

25
$$h_3 = \{ COE(1) COE(2) COE(3) \dots COE(m) \}$$

と表される係数を用意し、

前記第2の補間手段に供給するタップ係数 h_4 は、前記 h_3 を左右逆転した係数である h_4 は、

5 $h_4 = \{COE(m) COE(m-1) COE(m-2) \dots COE(1)\}$ あるいは、この係数 h_4 を遅延させたものを入力することを特徴とする請求項6に記載の適応等化回路。

8. 前記位相同期手段で行う位相同期がアンロック状態であっても前記第1の係数演算手段は演算されたタップ係数を第1のデジタル等化手段に供給し、適応等化を行うことを特徴とする請求項3に
10 記載の適応等化回路。

9. 前記位相同期手段で行う位相同期の周波数誤差をモニターする周波数誤差モニターを備え、前記周波数誤差が所定値より小さい場合は、前記第1の係数演算手段は演算されたタップ係数を第1のデジタル等化手段に供給して適応等化を開始することを特徴とする
15 請求項3および6に記載の適応等化回路。

10. 前記周波数誤差モニターにより検出された周波数誤差が小さくなるように、前記補間位置演算手段での演算に用いる周波数情報を変化させる周波数引き込み手段を備えることを特徴とする請求項9に記載の適応等化回路。

20 11. 記録媒体から読み出された信号を望みの特性に等化する適応等化方法であって、

読み出された信号を標本化するステップと、標本化された信号に波形等化を行うステップと、波形等化された信号に位相同期を行うステップと、位相同期された信号から前記波形等化の等化目標値を
25 生成するステップと、前記標本化された信号、前記波形等化された

信号、前記等化目標値から前記波形等化のためのタップ係数を演算するステップとを備えた適応等化方法。

12. 記録媒体から読み出された信号を望みの特性に等化する適応等化方法であって、

5 読み出された信号を標本化するステップと、標本化された信号に波形等化を行うステップと、波形等化された信号に位相同期を行うステップと、位相同期された信号の等化目標値である仮目標値を生成するステップと、前記仮目標値から、位相同期を行う前の等化目標値である真目標値を生成するステップと、前記標本化された信号
10 と前記波形等化された信号と前記真目標値とから前記波形等化のためのタップ係数を演算するステップとを備えた適応等化方法。

13. 前記位相同期手段の周波数情報を、一つまたは複数の閾値で複数の状態に判別する周波数情報しきい手段と、

前記周波数情報しきい手段で判別された状態に対応するタップ係数
15 を蓄えるためのメモリと、

前記第1のデジタル等化手段へタップ係数を供給する際に、前記第1の係数演算手段あるいは前記メモリのいずれかの出力を選択する等化係数選択手段と、

前記周波数情報しきい手段で判別された状態の内、前記状態の持続時間を測定して所定の値と比較する状態時間測定手段と、

前記第1の係数演算手段の演算の開始あるいは停止を制御する係数演算制御手段と、

前記状態時間測定手段で、前記所定の値より前記持続時間が大きい場合には、前記第1の係数演算手段での演算を停止する指示を前記係数演算制御手段へ伝え、前記係数演算手段の停止後のタップ係数

数を、前記メモリの前記周波数情報しきい手段で判別した状態に対応する位置に蓄える係数メモリ記憶処理手段と、

前記周波数情報しきい手段で判別された状態が変化する際に、変化後の状態に対応するタップ係数が前記メモリに蓄えられている場合に、そのタップ係数を前記第1のデジタル等化手段に供給するように前記等化係数選択手段を切り替え、かつ前記第1の係数演算手段での演算を停止する旨を前記係数演算制御手段へ伝え、前記メモリに変化後の状態に対応するタップ係数が蓄えられていない場合には、前記第1の係数演算手段の演算結果であるタップ係数を前記第1のデジタル等化手段に供給するように前記等化係数選択手段を切り替え、かつ前記第1の係数演算手段での係数演算を開始する旨を前記係数演算制御手段へ伝える状態変化処理手段とを、備えることを特徴とする請求項1に記載の適応等化回路。

14. 記録媒体から読み出された信号を標本化するアナログ・デジタル変換手段と、

前記アナログ・デジタル変換手段の出力の波形等化を行う第1のデジタル等化手段と、

前記第1のデジタル等化手段により等化された信号に位相同期を行う位相同期手段と、

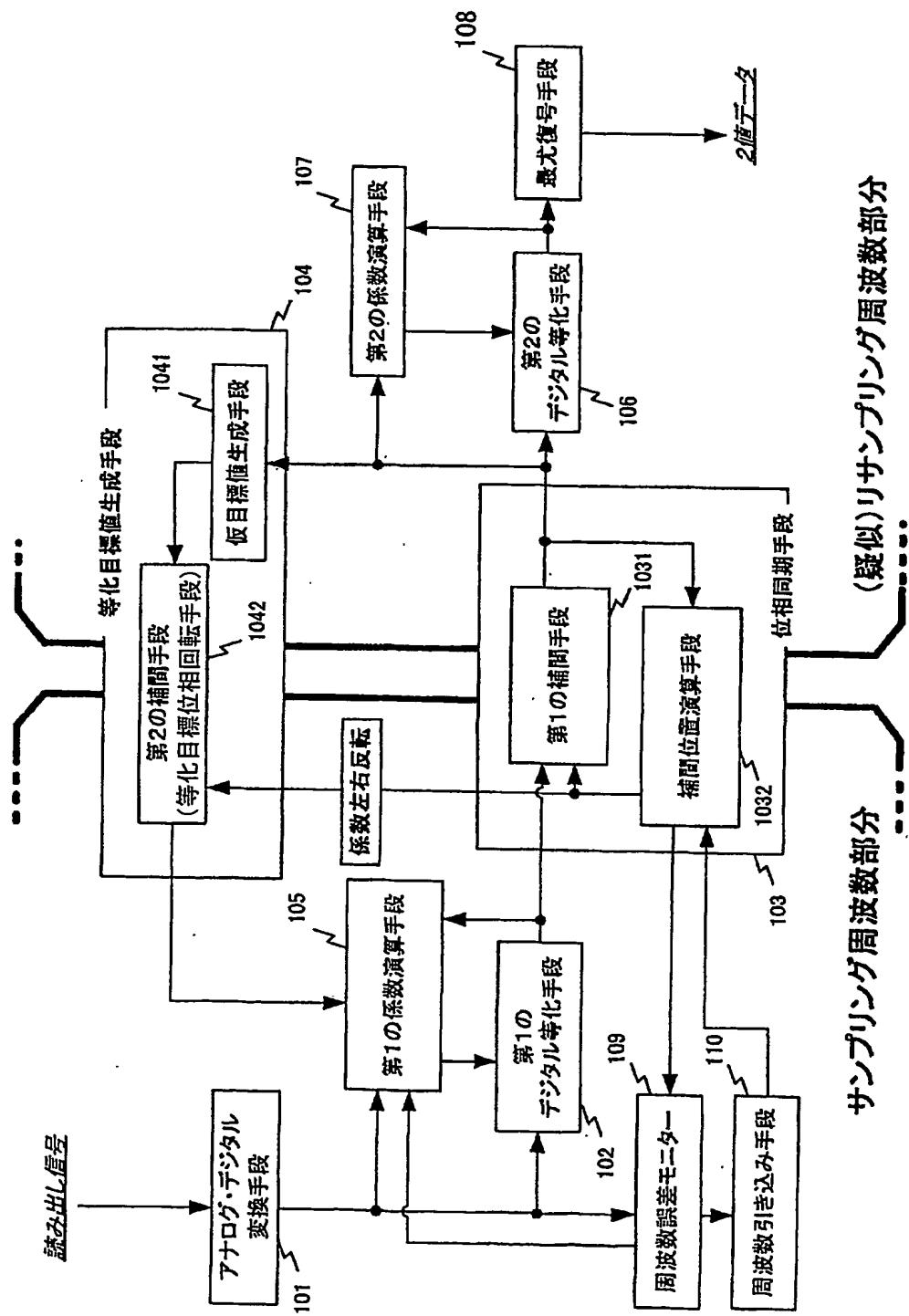
前記位相同期手段の周波数情報を、一つまたは複数の閾値で複数の状態に判別する周波数情報しきい手段と、

前記周波数情報しきい手段で判別される複数の状態それぞれに対応するタップ係数を予め蓄えるための第2のメモリと、

前記周波数情報しきい手段で判別される状態の推移によって、前記第1のデジタル等化手段に前記状態に対応するタップ係数を供給

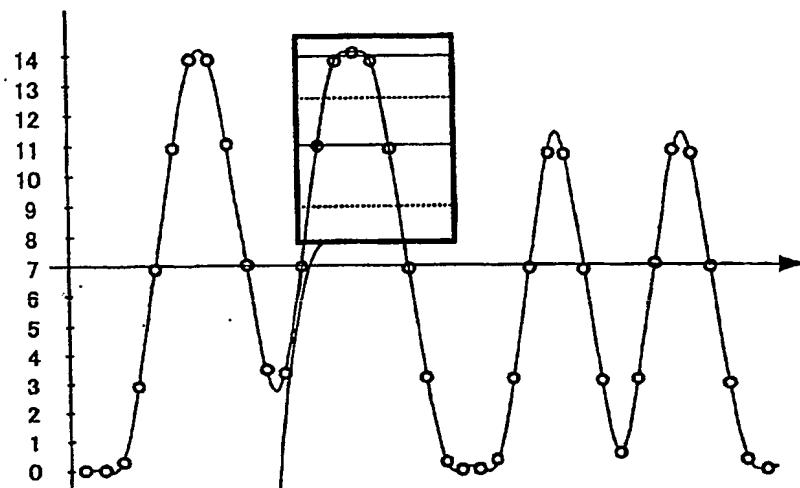
する状態変化係数供給手段とを、
備えることを特徴とする適応等化回路。

1

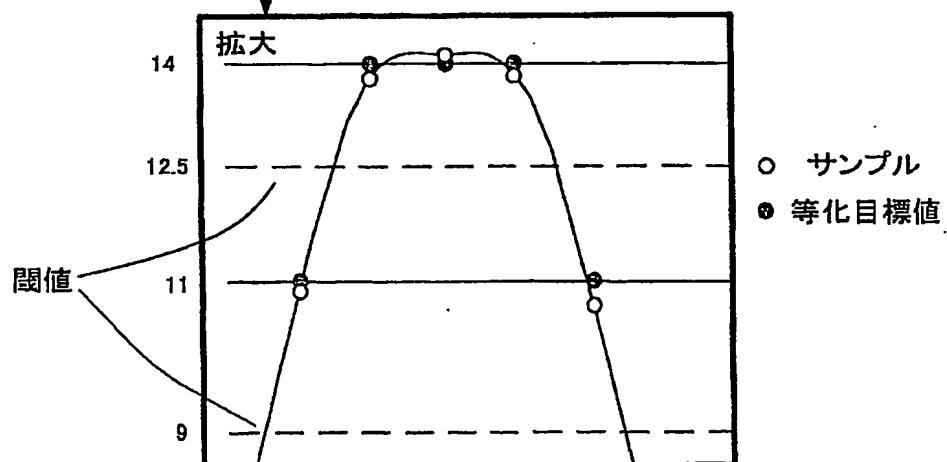


2/11

図 2

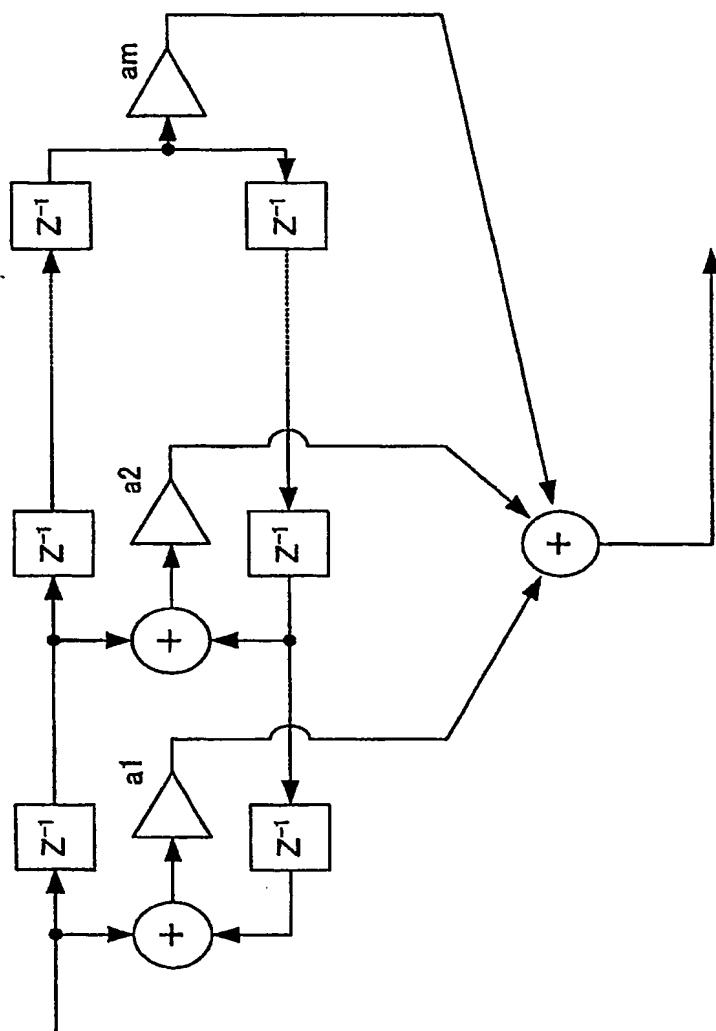


a) EPR4に等化された信号
ノイズ(等化の誤差も含む)有り



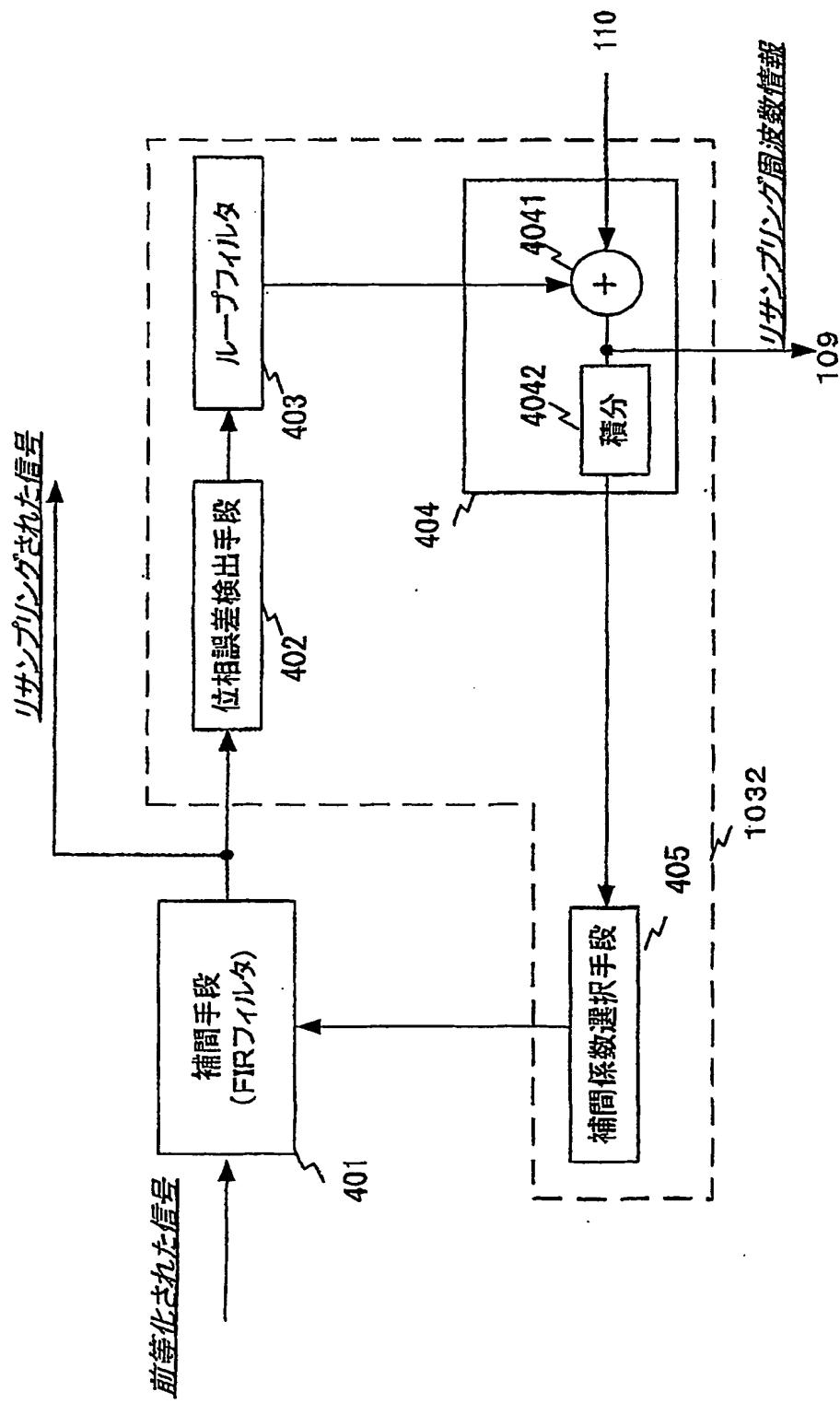
b) 閾値による等化目標値の推定

図 3



4/11

図 4



5/11

5

h	COE(1)	COE(2)	COE(3)	COE(4)	COE(5)	COE(6)	COE(7)	COE(8)
	COE(9)	COE(10)	COE(11)	COE(12)	COE(13)	COE(14)	COE(15)	
h1(a - 1)	0.0017	-0.0038	0.0083	-0.0162	0.0299	-0.0562	0.1350	0.9739
	-0.1028	0.0475	-0.0257	0.0138	-0.0069	0.0031	-0.0015	
h1(a - 2)	0.0049	-0.0112	0.0289	-0.0458	0.0839	-0.124	0.4632	0.7798
	-0.1980	0.0979	-0.0533	0.0283	-0.0137	0.0069	-0.0032	
h2(b - 1)	-0.0015	0.0031	-0.0069	0.0138	-0.0257	0.0475	-0.1028	0.9739
	0.1350	-0.0562	0.0299	-0.0162	0.0268	-0.0533	0.0979	-0.1980
h2(b - 2)	0.0032	0.0000	-0.0137	0.0268	-0.0533	0.0979	-0.1980	0.7798
	0.4632	-0.1624	0.0829	-0.0458	0.0239	-0.0112	0.0049	

6/11

図 6

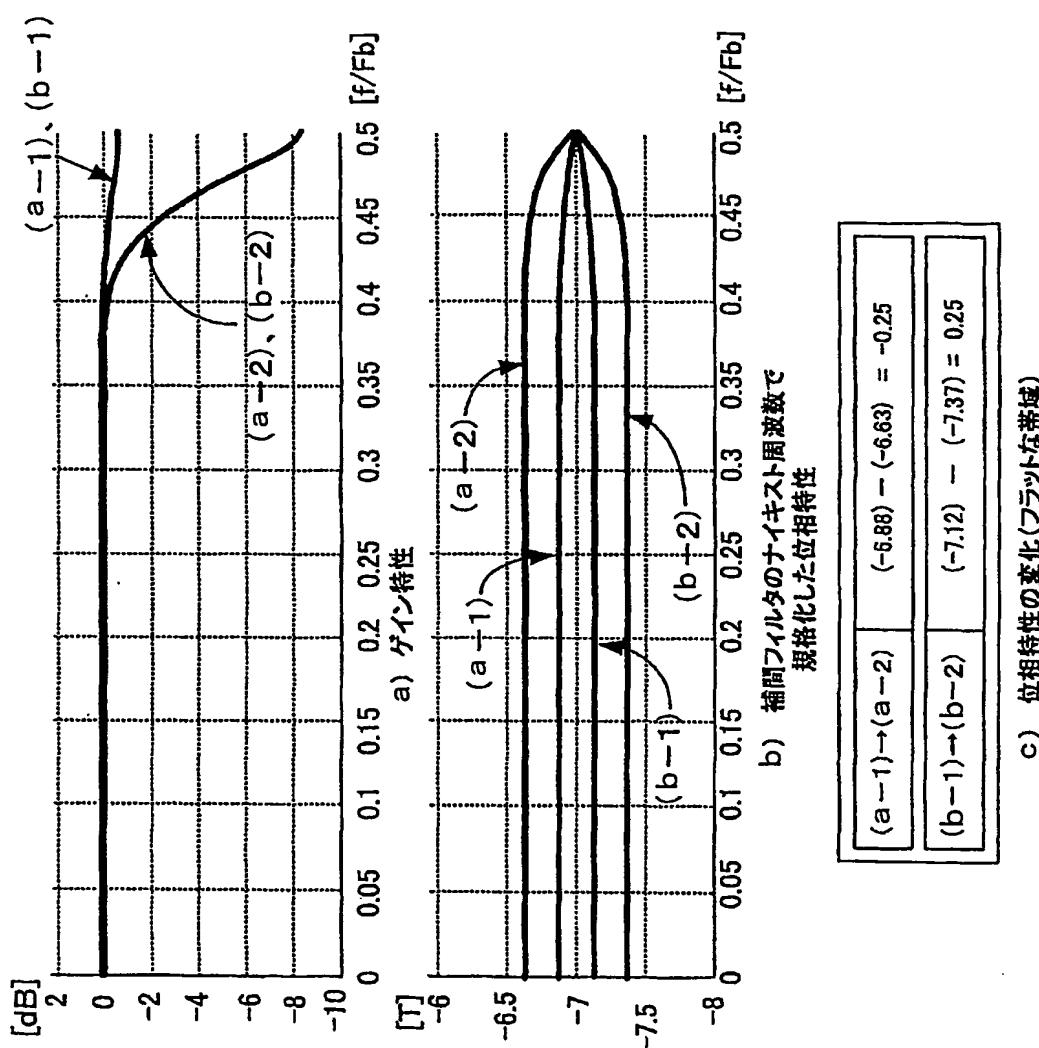
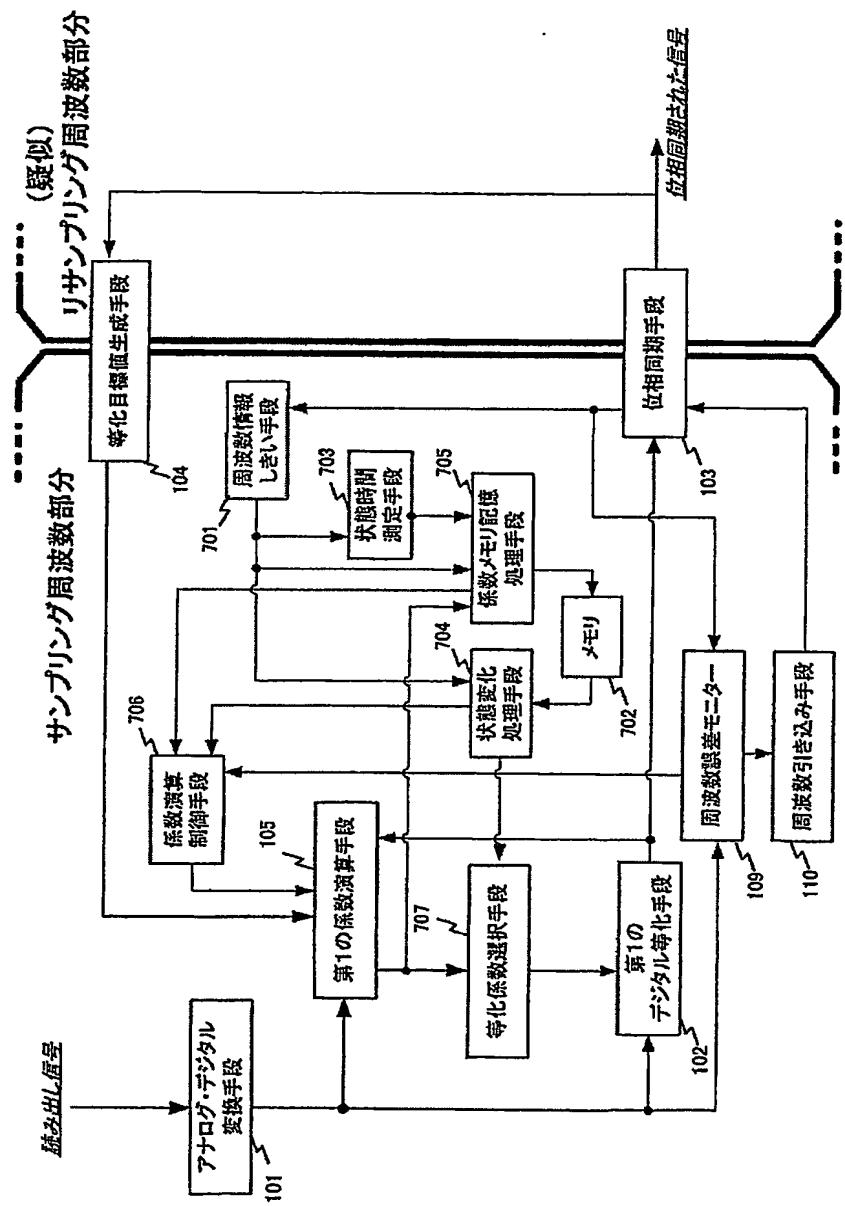
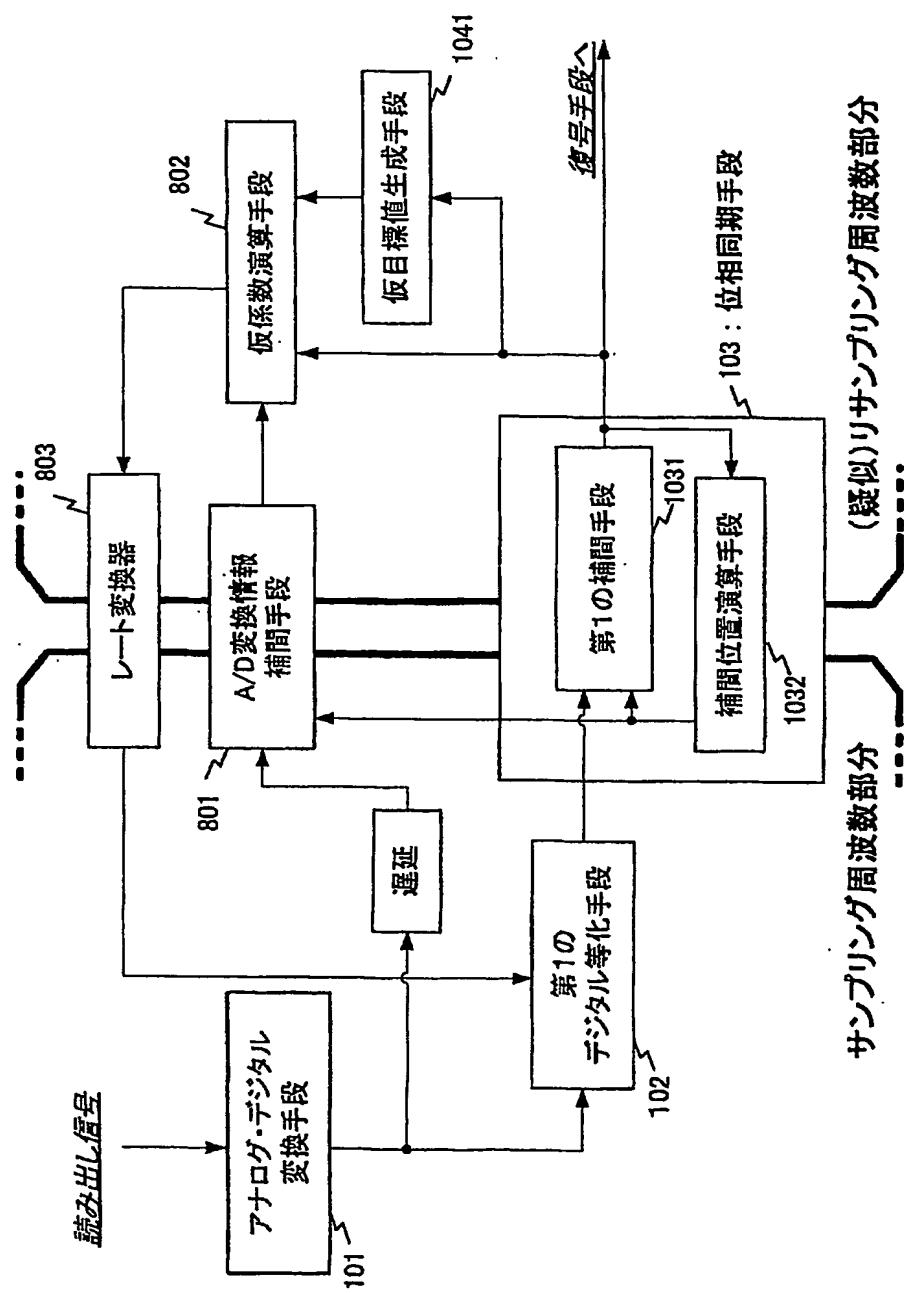


図 7



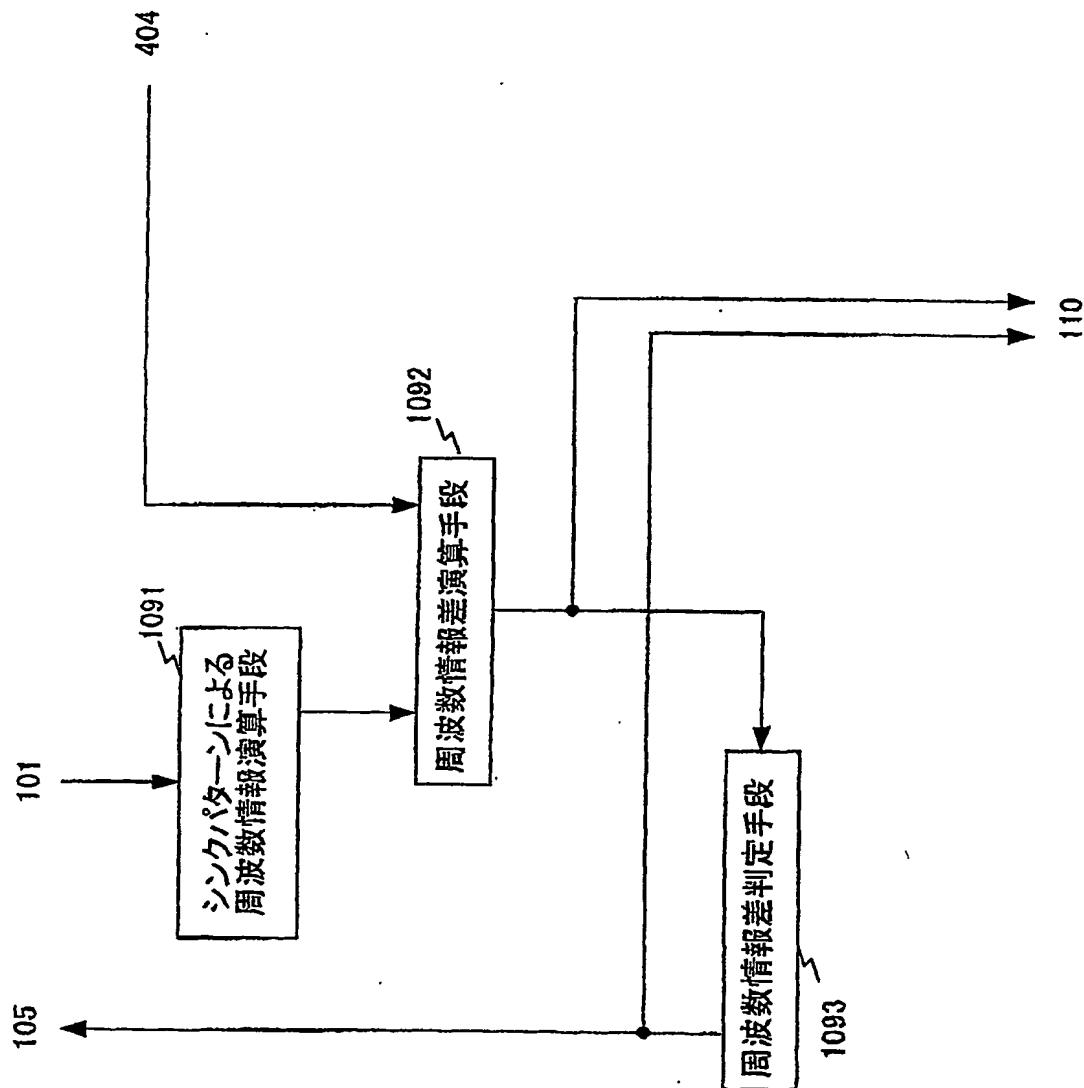
8/11

図 8



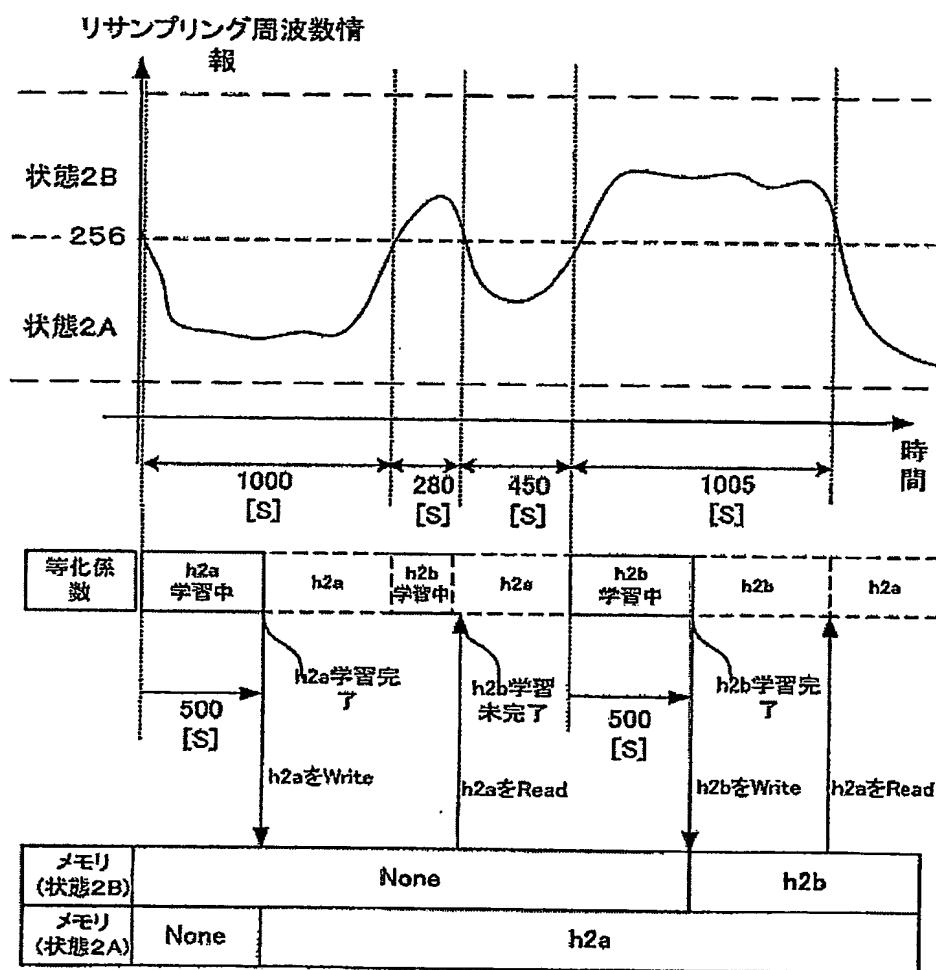
9/11

図 9



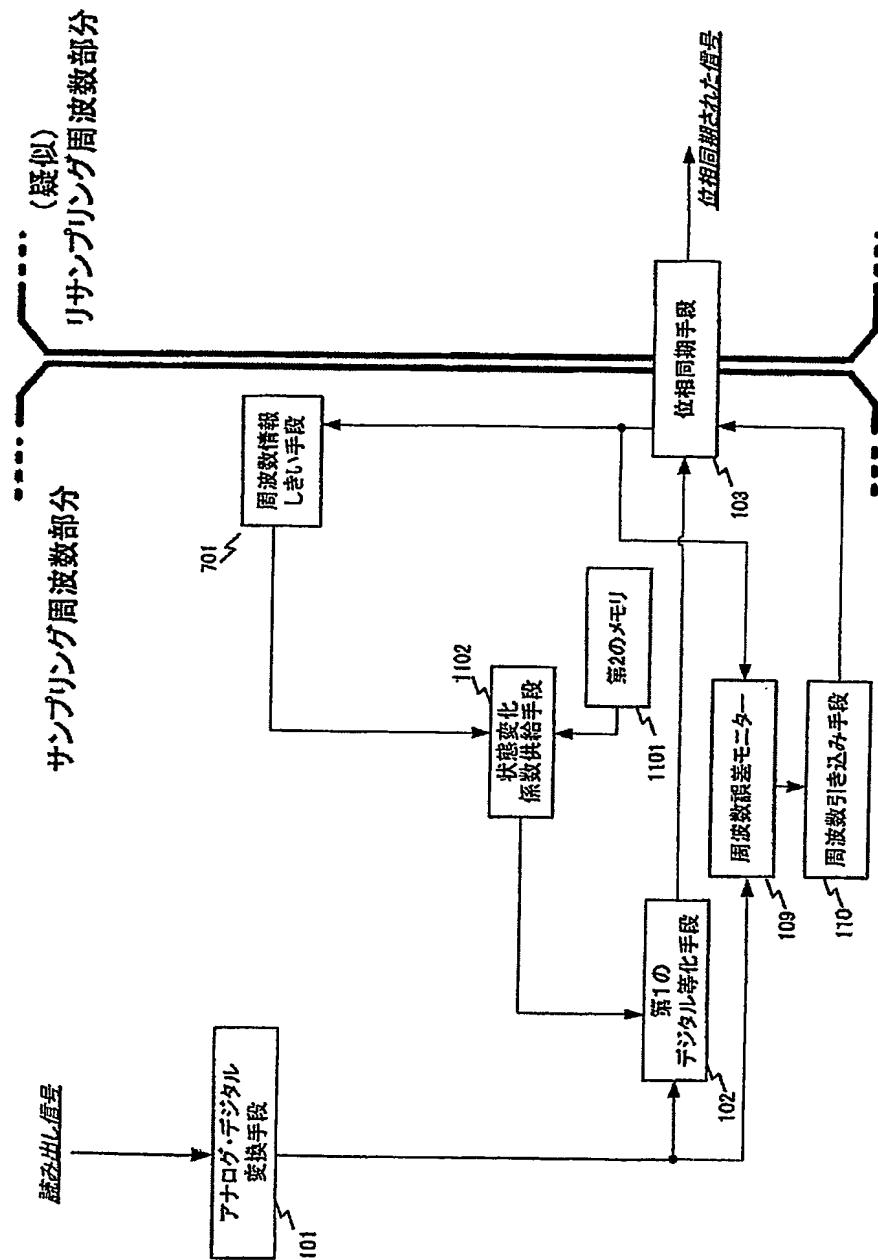
10/11

図 10



11/11

図 11



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/15378

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl' G11B20/10, H03H17/00, H03H17/02, H03H17/06, H03H21/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl' G11B20/10, G11B20/14, G11B20/18, H03H17/00, H03H17/02, H03H17/06, H03H21/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2001-195830 A (Matsushita Electric Industrial Co., Ltd.), 19 July, 2001 (19.07.01), Full text; all drawings & WO 01/54125 A1 & US 2002/159350 A1	1,3,8,11 4,5,9,10,14 2,6,7,12,13
Y A	JP 2002-216422 A (Sony Corp.), 02 August, 2002 (02.08.02), Full text; all drawings (Family: none)	4,5 1-3,6-14
Y A	JP 10-303760 A (Sony Corp.), 13 November, 1998 (13.11.98), Par. Nos. [0181] to [0186]; Fig. 16 (Family: none)	9,10 1-8,11-14

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"E" earlier document but published on or after the international filing date

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"O" document referring to an oral disclosure, use, exhibition or other means

"&" document member of the same patent family

"P" document published prior to the international filing date but later than the priority date claimed

Date of the actual completion of the international search
08 March, 2004 (08.03.04)

Date of mailing of the international search report
23 March, 2004 (23.03.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/15378

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 11-345460 A (Hitachi, Ltd.), 14 December, 1999 (14.12.99), Full text; Fig. 5 (Family: none)	14 1-13
A	JP 3-137871 A (Matsushita Electric Industrial Co., Ltd.), 12 June, 1991 (12.06.91), Full text; all drawings & WO 91/6101 A1 & EP 548359 A1 & US 5414568 A1	1-14
A	JP 2002-269925 A (Matsushita Electric Industrial Co., Ltd.), 20 September, 2002 (20.09.02), Full text; all drawings & WO 02/73615 A1	1-14
A	JP 2001-184795 A (NEC Corp.), 06 July, 2001 (06.07.01), Full text; all drawings & US 2001/5175 A1	1-14

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. C1' G11B20/10, H03H17/00, H03H17/02, H03H17/06, H03H21/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. C1' G11B20/10, G11B20/14, G11B20/18, H03H17/00, H03H17/02, H03H17/06, H03H21/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国登録実用新案公報	1994-2004年
日本国実用新案登録公報	1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2001-195830 A (松下電器産業株式会社) 2001. 07. 19,	1, 3, 8, 11
Y	全文、全図	4, 5, 9, 10, 14
A	& WO 01/54125 A1 & US 2002/159 350 A1	2, 6, 7, 12, 13
Y	JP 2002-216422 A (ソニー株式会社) 2002. 08. 02,	4, 5
A	全文、全図 (ファミリーなし)	1-3, 6- 14

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

国際調査を完了した日

08. 03. 2004

国際調査報告の発送日

23. 3. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小林 大介

5Q

3146

電話番号 03-3581-1101 内線 3590

C (続き) . 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
Y	JP 10-303760 A (ソニー株式会社)	9, 10
A	1998. 11. 13, 段落番号【0181】-【0186】，第16図 (ファミリーなし)	1-8, 11 -14
Y	JP 11-345460 A (株式会社日立製作所)	14
A	1999. 12. 14, 全文，第5図 (ファミリーなし)	1-13
A	JP 3-137871 A (松下電器産業株式会社) 1991. 06. 12, 全文，全図 & WO 91/6101 A1 & EP 548359 A1 & US 5414568 A1	1-14
A	JP 2002-269925 A (松下電器産業株式会社) 2002. 09. 20, 全文，全図 & WO 02/73615 A1	1-14
A	JP 2001-184795 A (日本電気株式会社) 2001. 07. 06, 全文，全図 & US 2001/5175 A1	1-14